

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-345318
 (43)Date of publication of application : 03.12.2003

(51)Int.Cl.

G09G 3/36
 G02F 1/133
 G09G 3/20

(21)Application number : 2003-134438

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 08.03.2002

(72)Inventor : SOMEYA JUN
 YAMAKAWA MASAKI

(30)Priority

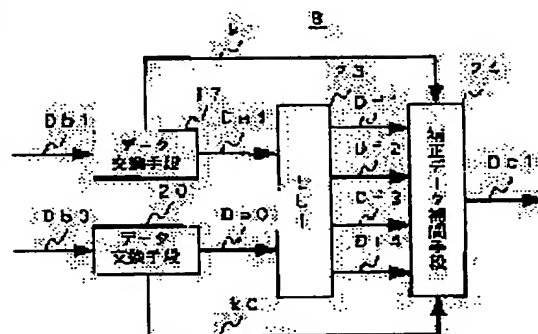
Priority number : 2001334692 Priority date : 31.10.2001 Priority country : JP

(54) CIRCUIT AND METHOD FOR DRIVING LIQUID CRYSTAL AND LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal driving circuit and a liquid crystal driving method capable of improving the response speed of liquid crystal by applying correct voltage to the liquid crystal even when the capacity of a frame memory is reduced.

SOLUTION: In the liquid crystal driving circuit and the liquid crystal driving method, image data of a current frame are corrected based on the timewise change of gradation values to be obtained from a first decoded image data which are obtained by decoding the encoded image data in which image data of the present frame are encoded and a second decoded image data in which the encoded image data are decoded by delaying them for a period corresponding to one frame. Accordingly, the capacity of the frame memory can be reduced and also the response speed of the liquid crystal is improved by applying proper voltage to the liquid crystal without generating errors due to the encoding.



LEGAL STATUS

[Date of request for examination] 13.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3617516

[Date of registration] 19.11.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-345318

(P2003-345318A)

(43)公開日 平成15年12月3日(2003.12.3)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 7 0	G 0 2 F 1/133	5 7 0 5 C 0 0 6
G 0 9 G 3/20	6 1 2	G 0 9 G 3/20	6 1 2 U 5 C 0 8 0
	6 2 1		6 2 1 F
	6 2 3		6 2 3 K

審査請求 有 請求項の数 5 O L (全 33 頁) 最終頁に続く

(21)出願番号 特願2003-134438(P2003-134438)
 (62)分割の表示 特願2002-63394(P2002-63394)の分割
 (22)出願日 平成14年3月8日(2002.3.8)
 (31)優先権主張番号 特願2001-334692(P2001-334692)
 (32)優先日 平成13年10月31日(2001.10.31)
 (33)優先権主張国 日本(J P)

(71)出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目2番3号
 (72)発明者 染谷 潤
 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
 (72)発明者 山川 正樹
 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
 (74)代理人 100102439
 弁理士 宮田 金雄 (外1名)

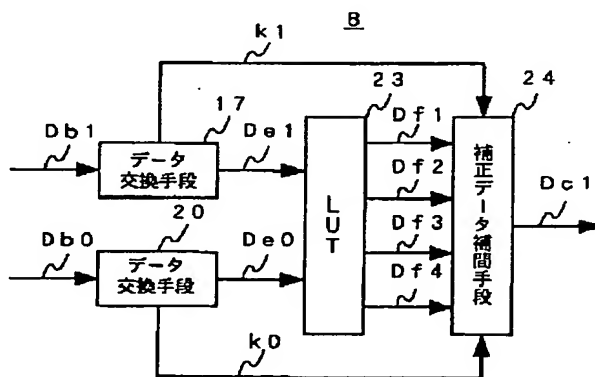
最終頁に続く

(54)【発明の名称】 液晶駆動回路、液晶駆動方法、及び液晶ディスプレイ装置

(57)【要約】

【課題】 本発明は、フレームメモリの容量を削減した場合においても、液晶に正確な電圧を印加して応答速度を改善することが可能な液晶駆動回路、および液晶駆動方法を提供することを目的とする。

【解決手段】 本発明に係る液晶駆動回路、および液晶駆動方法は、現フレームの画像データを符号化した符号化画像データを復号化することにより得られる第1の復号化画像データと、この符号化画像データを1フレームに相当する期間遅延して復号化した第2の復号化画像データとから得られる階調値の時間的な変化に基づいて現フレームの画像データを補正するので、フレームメモリの容量を削減するとともに、符号化による誤差を生じることなく適切な電圧を液晶に印加し、応答速度を改善することができる。



【特許請求の範囲】

【請求項1】 液晶に、画像の各画素の階調値に応じた電圧を印加する液晶駆動回路であって、現フレームの画像の各画素の階調値を表す画像データを符号化する符号化手段と、前記符号化手段により符号化された画像データを復号化することにより、前記現フレームの画像に対応する第1の復号化画像データを出力する復号化手段と、前記符号化手段により符号化された画像データを1フレームに相当する期間遅延して出力する遅延手段と、前記遅延手段により出力される前記符号化された画像データを復号化することにより、前記現フレームの1フレーム前の画像に対応する第2の復号化画像データを出力する復号化手段と、前記第1の復号化画像データおよび前記第2の復号化画像データの量子化ビット数を削減することにより、前記第1の復号化画像データおよび前記第2の復号化画像データに対応する第1のビット数変換画像データおよび第2のビット数変換画像データを出力するデータ変換手段と、前記第1のビット数変換画像データおよび前記第2のビット数変換画像データに基づいて、前記現フレームの画像の階調値を補正するための補正データを出力するルックアップテーブルと、前記第1の復号化画像データおよび前記第1のビット数変換画像データ、ならびに前記第2の復号化画像データおよび第2のビット数変換画像データに基づいて、前記ルックアップテーブルから読み出される前記補正データの補間値を算出する補間回路とを備え、前記補正データの補間値、および前記現フレームの画像データに基づいて、当該現フレームの画像を表示する際に前記液晶に印加する電圧を決定することを特徴とする液晶駆動回路。

【請求項2】 補正データは、液晶が略1フレーム期間以内に画像データにより定められる所定の階調値に対応する透過率となるよう設定されることを特徴とする請求項1に記載の液晶駆動回路。

【請求項3】 液晶に、画像の各画素の階調値に応じた電圧を印加する液晶駆動方法であって、現フレームの画像の各画素の階調値を表す画像データを符号化する工程と、符号化された画像データを復号化することにより、前記現フレームの画像に対応する第1の復号化画像データを出力する工程と、符号化された画像データを1フレームに相当する期間遅延してから復号化することにより、前記現フレームの1フレーム前の画像に対応する第2の復号化画像データを出力する工程と、前記第1の復号化画像データおよび前記第2の復号化画像データの量子化ビット数を削減することにより、前記第1の復号化画像データおよび前記第2の復号化画像データに対応する第1のビット数変換画像データおよび第2のビット数変換画像データを出力する工程と、前記第1のビット数変換画像データおよび前記第2のビット数変換画像データに基づいて、前記現フレームの画像の階調値を補正するための補正データを発生する工程と、前記第1の復号

化画像データおよび前記第1のビット数変換画像データ、ならびに前記第2の復号化画像データおよび第2のビット数変換画像データに基づいて、前記補正データの補間値を算出する工程とを備え、前記補正データの補間値、および前記現フレームの画像データに基づいて、当該現フレームの画像を表示する際に前記液晶に印加する電圧を決定することを特徴とする液晶駆動方法。

【請求項4】 補正データは、液晶が略1フレーム期間以内に前記現フレームの画像データにより定められる所定の階調値に対応する透過率となるよう設定されることを特徴とする請求項3に記載の液晶駆動方法。

【請求項5】 請求項1または2に記載の液晶駆動回路を備えたことを特徴とする液晶ディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶ディスプレイ装置に関するものであり、特に、液晶の応答速度を改善するための液晶駆動回路、および液晶駆動方法に関する。

【0002】

【従来の技術】液晶は累積応答効果により透過率が変化するため、変化の速い動画に対応できないという欠点がある。こうした問題を解決するために、階調変化時の液晶駆動電圧を通常の駆動電圧よりも大きくすることにより、液晶の応答速度を改善する方法がある。

【0003】図72は、上記の方法により液晶を駆動する液晶駆動装置の一例を示す図であり、その詳細は、例えば特開平6-189232号公報に記載されている。図72において100はA/D変換回路、101は映像信号の1フレーム分のデータを保持する画像メモリ、102は現在の画像データと1フレーム前の画像データとを比較して階調変化信号を出力する比較回路、103は液晶パネルの駆動回路、104は液晶パネルである。

【0004】次に動作について説明する。A/D変換回路100は所定の周波数のクロックで映像信号をサンプリングし、デジタル形式の画像データに変換し、画像メモリ101、および比較回路102に出力する。画像メモリ101は、入力された画像データを映像信号の1フレームに相当する期間遅延して、比較回路102に出力する。比較回路102は、A/D変換回路100が出力する現在の画像データと、画像メモリ102が出力する1フレーム前の画像データとを比較し、両者の画像の階調変化を表す階調変化信号を、現在の画像データとともに駆動回路103に出力する。駆動回路103は、階調変化信号に基づいて、階調値が増加した画素については通常の液晶駆動電圧より高い駆動電圧を与えて液晶パネル104の表示画素を駆動し、減少した画素については低い電圧を与えて駆動する。

【0005】図72に示す画像表示装置において、液晶パネル104の表示画素数が多くなると、画像メモリ1

01に書き込まれる1フレーム分の画像データが増加するため、必要なメモリ容量が大きくなるという問題がある。特開平4-204593号公報に記載の画像表示装置においては、画像メモリ101の容量を削減するために、図73に示すように、4つの画素に画像メモリの1アドレスを割り当てている。つまり、縦横1画素おきに画素データを間引いて画像メモリに記憶し、画像メモリを読み出す際、間引いた画素については記憶した画素と同じ画像データを複数回読み出すことで、画像メモリの容量を削減している。例えば、(a, B), (b, A), (b, B)の画素については、アドレス0のデータが読み出される。

【0006】

【発明が解決しようとする課題】上記のように、1フレーム前とで階調値が変化する場合、液晶駆動電圧を通常の液晶駆動電圧よりも大きくすることにより、液晶の応答速度を改善することができる。しかし、階調値の大小関係の変化のみに基づいて液晶駆動電圧を増減させるため、1フレーム前とで階調値が増加した場合、その増加量に係わらず通常よりも高い駆動電圧が一律に印加される。このため、階調値の変化が僅かな場合は、液晶に過電圧が印加されることにより画質の劣化が生じる。

【0007】また、図73に示すように、画像メモリ101の画像データを間引いて画像メモリ101の容量を削減した場合、以下に示す問題が生じる。図74は、間引き処理により生じる問題点を説明するための説明図である。図74において、(a)は $n+1$ フレームにおける画像データ、(b)は(a)に示す $n+1$ フレームの画像に間引き処理を行った画像データ、(c)は間引き処理を行った画素データを補間して読み出した画像データ、(d)は1フレーム前の n フレームの画像データを表している。図74(a)、(d)に示すように、 n フレームの画像と、 $n+1$ フレームの画像は同じである。

【0008】間引き処理を行った場合、図74(c)に示すように、(B, a)、(B, b)の画素データとして(A, a)の画素データが読み出され、(B, c)、(B, d)の画素データとして(A, c)の画素データが読み出される。つまり、実際は階調値150の画素データが、階調値50の画素データとして読み出される。このため、1フレーム前とで画像が変化していないにも係わらず、 $n+1$ フレームの(B, a)、(B, b)、(B, c)、(B, d)における画素は通常よりも高い駆動電圧で駆動される。

【0009】このように、間引き処理を行った場合、画素データが間引かれた部分では電圧の制御が正しく行われず、不要な電圧が印加されることによる画質劣化が生じる。

【0010】本発明は上記の問題に鑑みてなされたものであり、1フレーム前の画像を読み出すためのフレームメモリの容量を削減した場合においても、正確に液晶に

印加する電圧を制御することが可能な液晶駆動回路、および液晶駆動方法を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明に係る液晶駆動回路は、液晶に、画像の各画素の階調値に応じた電圧を印加する液晶駆動回路であって、現フレームの画像の各画素の階調値を表す画像データを符号化する符号化手段と、前記符号化手段により符号化された画像データを復号化することにより、前記現フレームの画像に対応する第1の復号化画像データを出力する復号化手段と、前記符号化手段により符号化された画像データを1フレームに相当する期間遅延して出力する遅延手段と、前記遅延手段により出力される前記符号化された画像データを復号化することにより、前記現フレームの1フレーム前の画像に対応する第2の復号化画像データを出力する復号化手段と、前記第1の復号化画像データおよび前記第2の復号化画像データの量子化ビット数を削減することにより、前記第1の復号化画像データおよび前記第2の復号化画像データに対応する第1のビット数変換画像データおよび第2のビット数変換画像データを出力するデータ変換手段と、前記第1のビット数変換画像データおよび前記第2のビット数変換画像データに基づいて、前記現フレームの画像の階調値を補正するための補正データを出力するルックアップテーブルと、前記第1の復号化画像データおよび前記第1のビット数変換画像データ、ならびに前記第2の復号化画像データおよび第2のビット数変換画像データに基づいて、前記ルックアップテーブルから読み出される前記補正データの補間値を算出する補間回路とを備え、前記補正データの補間値、および前記現フレームの画像データに基づいて、当該現フレームの画像を表示する際に前記液晶に印加する電圧を決定するものである。

【0012】本発明に係る液晶駆動方法は、液晶に、画像の各画素の階調値に応じた電圧を印加する液晶駆動方法であって、現フレームの画像の各画素の階調値を表す画像データを符号化する工程と、符号化された画像データを復号化することにより、前記現フレームの画像に対応する第1の復号化画像データを出力する工程と、符号化された画像データを1フレームに相当する期間遅延してから復号化することにより、前記現フレームの1フレーム前の画像に対応する第2の復号化画像データを出力する工程と、前記第1の復号化画像データおよび前記第2の復号化画像データの量子化ビット数を削減することにより、前記第1の復号化画像データおよび前記第2の復号化画像データに対応する第1のビット数変換画像データおよび第2のビット数変換画像データを出力する工程と、前記第1のビット数変換画像データおよび前記第2のビット数変換画像データに基づいて、前記現フレームの画像の階調値を補正するための補正データを発生する工程と、前記第1の復号化画像データおよび前記第1

のビット数変換画像データ、ならびに前記第2の復号化画像データおよび第2のビット数変換画像データに基づいて、前記補正データの補間値を算出する工程とを備え、前記補正データの補間値、および前記現フレームの画像データに基づいて、当該現フレームの画像を表示する際に前記液晶に印加する電圧を決定するものである。

【0013】

【発明の実施の形態】実施の形態1. 図2は、本発明の実施の形態1による液晶駆動回路の構成を示すブロック図である。受信手段2は、入力端子1を介して画像信号を受信し、1フレーム分の画像（以下、現画像と称す）を表す現画像データD_{i1}を順次出力する。画像データ処理部3は、符号化手段4、遅延手段5、復号化手段6、7、補正データ生成器8、および補正手段9からなり、現画像データD_{i1}に対応する新たな画像データD_{j1}を生成する。表示手段10は、一般的な液晶表示パネルにより構成され、画像の階調値に対応する電圧を液晶に印加することにより表示動作を行う。

【0014】符号化手段4は、現画像データD_{i1}を符号化した符号化データD_{a1}を出力する。現画像データD_{i1}の符号化は、FBTCやGBTCなどのブロック符号化を用いることができる。また、JPEGといった2次元離散コサイン変換符号化、JPEG-LSといった予測符号化、JPEG2000といったウェーブレット変換など、静止画用の符号化方式であれば任意のものをを用いることができる。尚、こうした静止画用の符号化方法は、符号化前の画像データと復号化された画像データが完全に一致しない非可逆符号化であっても適用することが可能である。

【0015】遅延手段5は、符号化データD_{a1}を1フレームに相当する期間遅延することにより現画像データD_{i1}の1フレーム前の画像データを符号化した符号化データD_{a0}を出力する。遅延手段5は、符号化データD_{a1}を1フレーム期間記憶するメモリにより構成される。よって、現画像データD_{i1}の符号化率（データ圧縮率）を高くするほど、符号化データD_{a1}を遅延するために必要な遅延手段5のメモリの容量を少なくすることができる。

【0016】復号化手段6は、符号化データD_{a1}を復号化することにより、現画像データD_{i1}により表される現画像に対応する復号化画像データD_{b1}を出力する。同時に、復号化手段7は、遅延手段5により遅延された符号化データD_{a0}を復号化することにより、現画像の1フレーム前の画像に対応する復号化画像データD_{b0}を出力する。

【0017】補正データ生成器8は、復号化画像データD_{b1}、および復号化画像データD_{b0}に基づいて、現画像の階調値が1フレーム前とで変化する場合、液晶が1フレーム期間内に当該現画像の階調値に対応する透過率となるよう現画像データD_{i1}によってを補正する補

正データD_cを出力する。

【0018】補正手段9は、補正データD_cを現画像データD_{i1}に加算（あるいは乗算）することにより、画像データD_{i1}に対応する新たな画像データD_{j1}を生成する。

【0019】表示手段10は、画像データD_{j1}に基づいて、所定の電圧を液晶に印加することにより表示動作を行う。

【0020】図1は、図2に示す液晶駆動回路の動作を示すフローチャートである。画像データ符号化工程（S_{t1}）においては、符号化手段4により現画像データD_{i1}が符号化され、符号化データD_{a1}が出力される。符号化データ遅延工程（S_{t2}）においては、遅延手段5により符号化データD_{a1}が1フレームに相当する期間遅延され、現画像データD_{i1}の1フレーム前の画像データを符号化した符号化データD_{a0}が出力される。画像データ復号化工程（S_{t3}）においては、復号化手段6、7により符号化データD_{a1}、D_{a0}が復号化され、復号化画像データD_{b1}、D_{b0}が出力される。補正データ発生工程（S_{t4}）においては、補正データ生成器8により復号化画像データD_{b1}、D_{b0}に基づいて補正データD_cが出力される。画像データ補正工程（S_{t5}）においては、補正手段9により補正データD_cに基づいて現画像データD_{i1}に対応する補正データD_cが出力される。以上、S₁～S_{t5}の各工程の動作が、現画像データD_{i1}に対し1フレーム毎に行われる。

【0021】図3は、補正データ生成器8の内部構成の一例を示す図である。ルックアップテーブル（LUT）11は、復号化画像データD_{b0}、D_{b1}に基づいて決定される補正データD_cの各値を表すデータD_{c1}を格納したルックアップテーブル11により構成される。ルックアップテーブル11の出力D_{c1}は、補正データD_cとして用いられる。

【0022】図4は、ルックアップテーブル11の構成を模式的に示す図である。ここで、復号化画像データD_{b0}、D_{b1}はそれぞれ8ビット（256階調）の画像データであり、0～255の値をとる。図4に示すように、ルックアップテーブル11は、2次元に配列される256×256個のデータを有し、復号化画像データD_{b0}、D_{b1}の両値に対応する補正データD_{c1}=d_t（D_{b1}、D_{b0}）を出力する。

【0023】以下、補正データD_cについて詳細に説明する。現画像の階調を8ビット（0～255階調）とすると、現画像データD_{i1}=127の場合、液晶には透過率50%となるような電圧V₅₀が印加される。同様に、現画像データD_{i1}=191の場合は、透過率75%となるような電圧V₇₅が印加される。図5は、透過率0%の液晶に上記電圧V₅₀、V₇₅を印加した場合の応答速度を示す図である。図5に示すように、液晶が

所定の透過率に到達するには1フレーム期間よりも長い応答時間を要する。よって、現画像の階調値が変化する場合、1フレーム期間経過時の透過率が所望の透過率となるような電圧を印加することにより液晶の応答速度を向上させることができる。

【0024】図5に示すように、電圧 V_{75} を印加した場合、1フレーム期間経過時の液晶の透過率は50%となる。よって、目標とする透過率が50%の場合、液晶の電圧を V_{75} とすることにより1フレーム期間内に液晶を所望の透過率とすることができる。つまり、現画像データ D_{i1} が0から127に変化する場合、当該現画像データを $D_{j1}=191$ として表示手段10に出力することにより、1フレーム期間内に所望の透過率となるような電圧が液晶に印加される。

【0025】図6は、液晶の応答速度の一例を示す図であり、x軸は現画像データ D_{i1} の値（現画像における階調値）、y軸は1フレーム前の画像データ D_{j0} の値（1フレーム前の画像における階調値）であり、z軸は液晶が1フレーム前の階調値に対応する透過率から現画像データ D_{i1} の階調値に対応する透過率となるまでに要する応答時間を示している。ここで、現画像の階調値が8ビットの場合、現画像、および1フレーム前の画像における階調値の組み合わせは 256×256 通り存在するので、応答速度も 256×256 通り存在する。図6では階調値の組み合わせに対応する応答速度を 8×8 通りに簡略化して示している。

【0026】図7は、液晶が1フレーム期間経過時に現画像データ D_{i1} の値に対応する透過率となるよう現画像データ D_{i1} に加算される補正データ D_c の値を示している。現画像の階調値が8ビットの場合、補正データ D_c は現画像、および1フレーム前の画像における階調値の組み合わせに対応して 256×256 通り存在する。図7では階調値の組み合わせに対応する補正データを 8×8 通りに簡略化して示している。

【0027】図6に示すように、液晶の応答速度は現画像および1フレーム前の画像における階調値毎に異なり、補正データ D_c の値は簡単な計算式によって求めることができないので、ルックアップテーブル11には、現画像および1フレーム前の画像の両階調値に対応する 256×256 通りの補正データが格納される。

【0028】図8は、液晶の応答速度の他の例を示す図である。図9は、図8に示す応答特性を有する液晶が1フレーム期間経過時に現画像データ D_{i1} の値に対応する透過率となるよう現画像データ D_{i1} に加算される補正データ D_c の値を示している。図6、8に示すように、液晶の応答特性は液晶の材料、電極形状、温度などによって変化するので、こうした使用条件に対応する補正データ D_c を備えたルックアップテーブル11を用いることにより、液晶の特性に応じて応答速度を制御することができる。

【0029】補正データ $D_c = dt(D_{b1}, D_{b0})$ は、液晶の応答速度が遅い階調値の組合わせに対する補正量が大となるよう設定される。液晶は特に、中間階調（グレー）から高階調（白）に変化する際の応答速度が遅い。従って、中間階調を表す復号化画像データ D_{b0} と、高階調を表す復号化画像データ D_{b1} に対応する補正データ $dt(D_{b1}, D_{b0})$ の値を大きく設定することにより、応答速度を効果的に向上させることができる。

【0030】補正データ生成器8は、ルックアップテーブル11により出力されたデータ D_{c1} を補正データ D_c として出力する。補正手段9は、補正データ D_c を現画像データ D_{i1} に加算することにより、現画像に対応する新たな画像データ D_{j1} を出力する。表示手段10は、画像データ D_{j1} の階調値に対応する電圧を液晶に印加することにより表示動作を行う。

【0031】図10は、本実施の形態による液晶駆動回路の動作について説明するための説明図である。図10において（a）は現画像データ D_{i1} 、（b）は補正データ D_c に基づいて補正された画像データ D_{j1} の値を示し、（c）は画像データ D_{j1} に基づく電圧を印加したときの液晶の応答特性を示している。図10（c）において、破線により示す特性は現画像データ D_{i1} に基づく電圧を印加したときの液晶の応答特性である。図10（b）に示すように階調値が増加・減少する場合、補正データ D_c に基づく補正值 V_1 、 V_2 を現画像データ D_{i1} に加算・減算することにより、現画像に対応する新たな画像を表す画像データ D_{j1} が生成される。表示手段10において、画像データ D_{j1} に基づく電圧を液晶に印加することにより図10（c）に示すように、略1フレーム期間内に所定の透過率となるよう液晶を駆動することができる。

【0032】本実施の形態による液晶駆動回路は、補正データ D_c を発生する際、符号化手段4により現画像データ D_{i1} を符号化し、データ容量を圧縮して遅延するので、現画像データ D_{i1} を1フレーム期間遅延するために必要なメモリの容量を削減することができる。また、現画像データ D_{i1} の画素情報を間引かずに符号化・復号化するので、適切な値の補正データ D_c を発生し、液晶の応答速度を正確に制御することができる。

【0033】また、符号化手段4、および復号化手段6、7により符号化・復号化された復号化画像データ D_{b0} 、 D_{b1} に基づいて補正データ D_c を生成するので、画像データ D_{j1} は、以下に述べるように符号化・復号化の誤差の影響を受けない。

【0034】図11は符号化・復号化の誤差が画像データ D_{j1} に与える影響について説明するための説明図である。図11（d）は現画像を表す現画像データ D_{i1} 、図11（a）は現画像の1フレーム前の画像を表す画像データ D_{i0} の値を模式的に示す図である。図11

(d), (a) に示すように、現画像データ D_{i1} は、1フレーム前とで変化していない。図11(b), (e) は、図11(d), (a) に示す現画像データ D_{i1} 、および1フレーム前の画像データ D_{i0} に対応する符号化データを模式的に示す図である。ここで、図11(b), (e) は、FTBC符号化によって得られる符号化データを示しており、代表値 (L_a , L_b) を8ビットとし、各画素に1ビットを割り当てている。図11(c), (f) は、図11(e), (b) に示す符号化データを復号化した復号化画像データ D_{b0} , D_{b1} を示している。図11(g) は、図11(c), (f) に示す復号化画像データ D_{b0} , D_{b1} に基づいて生成される補正データ D_c の値を示し、図11(h) は、このとき補正手段9から表示手段10に出力される画像データ D_{j1} の値を示している。

【0035】図11(d), (f) に示すように、現画像データ D_{i1} の符号化・復号化に伴う誤差が生じた場合においても、図11(c), (f) に示す復号化画像データ D_{b0} , D_{b1} に基づいて補正データ D_c を発生することにより、図11(g) に示すように補正データ D_c の値は0となる。これにより、図11(h) に示すように、画像データ D_{j1} は符号化・復号化により生じる誤差の影響を受けることなく表示手段10に出力される。

【0036】上記の説明ではルックアップテーブル11に入力されるデータが8ビットの場合について示したが、これに限るものではなく、補間処理等により、実質的に補正データを生成することが可能なビット数であれば、任意のビット数としてよい。

【0037】また、補正データ D_c の値は現画像データ D_{i1} に乗じる乗算値としてもよい。この場合、補正データ D_c は1.0倍を中心とし、補正量に対応して倍率に変化する係数として表される。この場合、補正手段9は乗算器を含んで構成される。尚、補正データ D_c は、画像データ D_{j1} が表示手段10の表示可能な階調の範囲を超えないよう設定される。

【0038】実施の形態2。図13は、実施の形態2による補正データ生成器8の第1の構成を示す図である。データ変換手段12は、復号化画像データ D_{b1} の量子化ビット数を、例えば8ビットから3ビットに削減するビット数変換を行うことにより、復号化画像データ D_{b1} に対応する新たな復号化画像データ D_{e1} を出力する。ルックアップテーブル13は、ビット数変換された復号化画像データ D_{e1} 、および復号化画像データ D_{b0} に基づいて補正データ D_{c1} を出力する。

【0039】図12は、図13に示す補正データ生成器8を有する液晶駆動回路の動作を示すフローチャートである。符号化データ変換工程 (St6) においては、データ変換器12により、復号化画像データ D_{b1} の量子化ビット数が削減される。次の補正データ発生工程 (S

t4) においては、ルックアップテーブル13によりビット数変換された復号化画像データ D_{e1} 、および復号化画像データ D_{b0} に基づいて補正データ D_{c1} が出力される。他の各工程における動作は実施の形態1において説明したのと同様である。

【0040】図14は、図13に示すルックアップテーブル13の構成を模式的に示す図である。ここで、ビット数変換された復号化画像データ D_{e1} は3ビット (8階調) のデータであり0~7の値をとる。図14に示すように、ルックアップテーブル13は2次元に配列される 256×8 個のデータを有し、3ビットの復号化画像データ D_{e1} 、および8ビットの復号化画像データ D_{b0} に基づいて、 D_{e1} , D_{b0} の両値に対応するデータ $D_{c1} = d_t(D_{e1}, D_{b0})$ を出力する。

【0041】データ変換手段12による量子化ビット数の変換方法は、線形量子化、または所定の階調値の量子化密度を変化させる非線形量子化のいずれを用いてもよい。

【0042】図15は、復号化画像データ D_{e1} を非線形量子化によりビット数変換した場合のルックアップテーブル13の構成を模式的に示す図である。この場合、データ変換手段12は、復号化画像データ D_{b1} の階調値を変換ビット数に対応して予め設定される複数の閾値と比較し、最も近い閾値を復号化画像データ D_{e1} として出力する。図15において、水平方向に配列する各補正データ D_{c1} の間隔は複数の閾値の間隔に対応する。

【0043】このように、非線形量子化によりビット数を変換する際、補正量の変化が大きい領域で量子化密度を高く設定することにより、ビット数削減に伴う補正データ D_{c1} の誤差を低減することができる。

【0044】図16は、本実施の形態による補正データ生成器8の第2の構成を示す図である。データ変換手段14は、復号化画像データ D_{b0} の量子化ビット数を、例えば8ビットから3ビットに削減するビット数変換処理を行うことにより、復号化画像データ D_{b0} に対応する新たな復号化画像データ D_{e0} を出力する。ルックアップテーブル15は、ビット数変換された復号化画像データ D_{b1} 、および復号化画像データ D_{e1} に基づいて補正データ D_{c1} を出力する。

【0045】図17は、図16に示すルックアップテーブル15の構成を模式的に示す図である。ここで、ビット数変換された復号化画像データ D_{e0} は3ビット (8階調) のデータであり、0~7の値をとる。図17に示すように、ルックアップテーブル15は2次元に配列される 8×256 個のデータを有し、3ビットの復号化画像データ D_{e0} 、および8ビットの復号化画像データ D_{b1} に基づいて、 D_{b1} , D_{e0} の両値に対応する補正データ $D_{c1} = d_t(D_{b1}, D_{e0})$ を出力する。

【0046】データ変換手段14による量子化ビット数の変換方法は、線形量子化、または所定の階調値の量子

化密度を変化させる非線形量子化のいずれを用いてもよい。

【0047】図18は、復号化画像データDe1を非線形量子化によりビット数変換した場合のルックアップテーブル15の構成を模式的に示す図である。

【0048】図19は、本実施の形態による補正データ生成器8の第3の構成を示す図である。データ変換手段12、14は、復号化画像データDb1、Db0の量子化ビット数を、例えば8ビットから3ビットに削減するビット数変換処理を行うことにより、復号化画像データDb1、Db0に対応する新たな復号化画像データDe1、De0を出力する。ルックアップテーブル16は、ビット数変換された復号化画像データDe0、De1に基づいて補正データDc1を出力する。

【0049】図20は、図19に示すルックアップテーブル16の構成を模式的に示す図である。ここで、ビット数変換された復号化画像データDe1、De0は3ビット（8階調）のデータであり、0～7の値をとる。図20に示すように、補正データ発生手段16は、2次元に配列される8×8個のデータを有し、3ビットの復号化画像データDe1、De0に基づいて、De1、De0の両値に対応する補正データDc1=dt(De1, De0)を出力する。

【0050】データ変換手段12、14による量子化ビット数の変換方法は、線形量子化、または所定の階調値の量子化密度を変化させる非線形量子化のいずれを用いてもよい。

【0051】図21は、復号化画像データDe1、De0を非線形量子化によりビット数変換した場合のルックアップテーブル16の構成を模式的に示す図である。

【0052】以上に説明したように、復号化画像データDb1、および/または復号化画像データDb0の量子化ビット数を削減することにより、ルックアップテーブル13、15、16のデータ量を削減し、補正データ生成器8の構成を簡素化することができる。

【0053】なお、上述の説明では、データ変換手段12、14において、量子化ビット数を8ビットから3ビットに変換する場合について示したが、これに限るものではなく、補間処理等により、実質的に補正データを生成することが可能なビット数であれば、任意のビット数としてよい。

【0054】実施の形態3。図23は、本実施の形態3

$$Dc1 = (1 - k1) \times Df1 + k1 \times Df2 \quad (1)$$

【0058】図25は、上記式(1)により表される補正データDc1の算出方法について説明するための説明図である。図25において、s1、s2は、データ変換手段17により復号化画像データDb1のビット数を変換する際に用いられる閾値である。s1は、ビット数変換された復号化画像データDe1に対応する閾値であり、s2は、ビット数変換された復号化画像データDe

による補正データ生成器8の第1の構成を示す図である。データ変換手段17は、復号化画像データDb1を線形量子化し、量子化ビット数を、例えば8ビットから3ビットに変換し、ビット数変換された復号化画像データDe1を出力する。同時に、データ変換手段17は、後述する補間係数k1を算出する。ルックアップテーブル18は、ビット数変換された3ビットの復号化画像データDe1、および8ビットの復号化画像データDb0に基づいて、2つの補正データDf1、Df2を出力する。補正データ補間手段19は、2つの補正データDf1、Df2、および補間係数k1に基づいて補正データDc1を生成する。

【0055】図22は、図23に示す補正データ生成器8を有する本実施の形態による液晶駆動回路の動作を示すフローチャートである。符号化画像データ変換工程

(St6)においては、データ変換手段17により復号化画像データDb1の量子化ビット数を削減するビット数変換が行われるとともに補間係数k1が出力される。補正データ発生工程(St4)においては、ルックアップテーブル18によりビット数変換された復号化画像データDe1、および復号化画像データDb0に基づいて2つの補正データDf1、Df2が出力される。補正データ補間工程(St7)においては、補正データ補間手段19により2つの補正データDf1、Df2、および補間係数k1に基づいて補正データDc1が生成される。他の各工程における動作は実施の形態1において説明したのと同様である。

【0056】図24は、ルックアップテーブル18の構成を模式的に示す図である。ここで、ビット数変換された復号化画像データDe1は3ビット（8階調）のデータであり0～7の値をとる。図24に示すように、ルックアップテーブル18は、2次元に配列される256×9個のデータを有し、3ビットの復号化画像データDe1、および8ビットの復号化画像データDb0の両値に対応する補正データdt(De1, Db0)を補正值Df1として出力し、補正值Df1に隣接する補正データdt(De1+1, Db0)を補正值Df2として出力する。

【0057】補正データ補間手段19は、補正データDf1、Df2、および補間係数k1を用い、以下の式(1)により補正データDc1を算出する。

1よりも1階調分大きい復号化画像データDe1+1に対応する閾値である。

【0059】このとき補間係数k1は、以下の式(2)により算出される。

$$k1 = (Db1 - s1) / (s2 - s1) \quad (2)$$

ただし、s1 < Db1 ≤ s2

【0060】補間演算により算出された補正データDc

1は、図2に示すように、補正データDcとして補正データ生成器8から補正手段9に出力される。補正手段9は、現画像データDi1を補正データDcに基づいて補正し、補正された画像データDj1を表示手段10に送る。

【0061】上記のように、復号化画像データDb1のビット数を変換する際に算出される補間係数k1を用いて復号化画像データ(De1, Db0)、および(De+1, Db0)に対応する2つの補正データDf1, Df2の補間値を算出し、補正データDc1を求めることにより、復号化画像データDe1の量子化誤差が補正データDcに与える影響を低減することができる。

【0062】図26は、本実施の形態3による補正データ生成器8の第2の構成を示す図である。データ変換手段20は、復号化画像データDb0を線形量子化し、量子化ビット数を、例えば8ビットから3ビットに変換し、ビット数変換された復号化画像データDe0を出力する。同時に、データ変換手段20は、後述する補間係数k0を算出する。ルックアップテーブル21は、ビット数変換された3ビットの復号化画像データDe0、お

$$Dc1 = (1 - k0) \times Df3 + k0 \times Df4 \quad (3)$$

【0065】図28は、上記式(3)により表される補正データDc1の算出方法について説明するための説明図である。図28において、s3, s4は、データ変換手段20により復号化画像データDb0の量子化ビット数を変換する際に用いられる閾値である。s3は、ビット数変換された復号化画像データDe0に対応する閾値であり、s4は、ビット数変換された復号化画像データDe0よりも1階調分大きい復号化画像データDe0+1に対応する閾値である。

【0066】このとき補間係数k0は、以下の式(4)により算出される。

$$k0 = (Db0 - s3) / (s4 - s3) \quad (4)$$

ただし、 $s3 < Db0 \leq s4$

【0067】上記式(3)に示す補間演算により算出された補正データDc1は、補正データDcとして補正データ生成器8から補正手段9に出力される。補正手段9は、現画像データDi1を補正データDcに基づいて補正し、補正された画像データDj1を表示手段10に送る。

【0068】上記のように、復号化画像データDb0のビット数を変換する際に算出される補間係数k0を用いて復号化画像データ(Db1, De0)、および(Db1, De0+1)に対応する2つの補正データDf3, Df4の補間値を算出し、補正データDc1を求めることにより、復号化画像データDe0の量子化誤差が補正データDcに与える影響を低減することができる。

【0069】図29は、本実施の形態3による補正デー

$$Dc1 = (1 - k0) \times \{ (1 - k1) \times Df1 + k1 \times Df2 \} + k0 \times \{ (1 - k1) \times Df3 + k1 \times Df4 \} \quad (5)$$

および8ビットの復号化画像データDb1に基づいて、2つの補正データDf3, Df4を出力する。補正データ補間手段22は、2つの補正データDf3, Df4、および補間係数k0に基づいて補正データDc1を生成する。

【0063】図27は、ルックアップテーブル21の構成を模式的に示す図である。ここで、ビット数変換された復号化画像データDe0は3ビット(8階調)のデータであり0~7の値をとる。図27に示すように、ルックアップテーブル21は、2次元に配列される256×9個のデータを有し、8ビットの復号化画像データDb1、および3ビットの復号化画像データDe0の両値に対応する補正データdt(Db1, De0)を補正值Df3として出力し、補正值Df3に隣接する補正データdt(Db1, De0+1)を補正值Df4として出力する。

【0064】補正データ補間手段22は、補正データDf3, Df4、および補間係数k0を用い、以下の式(3)により補正データDc1を算出する。

データ生成器8の第3の構成を示す図である。データ変換手段17, 20は、それぞれ、復号化画像データDb1, Db0を線形量子化し、量子化ビット数を、例えば8ビットから3ビットに変換した復号化画像データDe1, De0を出力する。同時に、データ変換手段17, 20は、それぞれ、補間係数k0, k1を算出する。ルックアップテーブル23は、3ビットの復号化画像データDe1, De0に基づいて、補正值Df1~Df4を出力する。補正データ補間手段24は、補正值Df1~Df4、および補間係数k0, k1に基づいて補正データDc1を生成する。

【0070】図30は、ルックアップテーブル23の構成を模式的に示す図である。ここで、ビット数変換された復号化画像データDe1, De0は3ビット(8階調)のデータであり0~7の値をとる。図30に示すように、ルックアップテーブル23は、2次元に配列される9×9個のデータを有し、3ビットの復号化画像データDe1, De0の両値に対応する補正データdt(De1, De0)を補正值Df1として出力し、補正值Df1に隣接する3つの補正データdt(De1+1, De0), dt(De1, De0+1), dt(De1+1, De0+1)を、それぞれ補正值Df2, Df3, Df4として出力する。

【0071】補正データ補間手段24は、補正值Df1~Df4、および補間係数k1, k0を用い、以下の式(5)により補正データDc1を算出する。

【0072】図31は、上記式(5)により表される補正データDc1の算出方法について説明するための説明図である。図31においてs1、s2は、データ変換手段17により復号化画像データDb1の量子化ビット数を変換する際に用いられる閾値であり、s3、s4は、データ変換手段20により復号化画像データDb0の量子化ビット数を変換する際に用いられる閾値である。s1は、ビット数変換された復号化画像データDe1に対応する閾値であり、s2は、ビット数変換された復号化画像データDe1よりも1階調分大きい復号化画像データDe1+1に対応する閾値である。また、s3は、ビット数変換された復号化画像データDe0に対応する閾値であり、s4は、ビット数変換された復号化画像データDe0よりも1階調分大きい復号化画像データDe0+1に対応する閾値である。

【0073】このとき補間係数k1、k0は、それぞれ以下の式(6)(7)により算出される。

$$k1 = (Db1 - s1) / (s2 - s1) \quad (6)$$

ただし、 $s1 < Db1 \leq s2$

$$k0 = (Db0 - s3) / (s4 - s3) \quad (7)$$

ただし、 $s3 < Db0 \leq s4$

【0074】上記式(5)に示す補間演算により算出された補正データDc1は、図2に示すように、補正データDcとして補正データ生成器8から補正手段9に出力される。補正手段9は、現画像データDi1を補正データDcに基づいて補正し、補正された画像データDj1を表示手段10に出力する。

【0075】上記のように、復号化画像データDb0、Db1のビット数を変換する際に算出される補間係数k0、k1を用いて復号化画像データ(De1、De0)、(De1+1、De0)、(De1、De0+1)、および(De1+1、De0+1)に対応する4つの補正データDf1、Df2、Df3、Df4の補間値を算出し、補正データDc1を求めることにより、復号化画像データDe0、De1の量子化誤差が補正データDcに与える影響を低減することができる。

【0076】尚、補正データ補間手段19、22、24は、線形補間以外に、高次の関数を用いた補間演算を用いて補正データDc1を算出するよう構成してもよい。

【0077】実施の形態4. 図33は、本実施の形態4による液晶駆動回路の構成を示す図である。本実施の形態における画像データ処理部25は、データ変換手段、遅延手段5、補正データ生成器8、および補正手段9により構成される。データ変換手段26は、現画像データDi1の量子化ビット数を、例えば8ビットから3ビットに変換することによりデータ容量を削減する。量子化ビット数の変換は、線形量子化、あるいは非線形量子化のいずれを用いてもよい。データ変換手段26によりビット数変換された画像データDa1は、遅延手段5、および補正データ生成器8に出力される。遅延手段5は、

ビット数変換された画像データDa1を1フレームに相当する期間遅延することにより、現画像の1フレーム前の画像に対応する画像データDa0を出力する。

【0078】補正データ生成器8は、画像データDa1、および1フレーム前の画像データDa0に基づいて、補正データDcを出力する。補正手段5は、補正データDcに基づいて現画像データDi1を補正し、補正された画像データDj1を表示手段10に出力する。

【0079】ここで、データ変換手段26によりビット数変換される画像データDa0の量子化ビット数は、3ビット以外としてもよく、任意に設定することができる。画像データDa0の量子化ビット数を少なく設定するほど、遅延手段5において画像データDa1を1フレーム期間遅延させるために必要なメモリの容量が少なくなる。尚、量子化ビット数の変換には、線形量子化、または非線形量子化のいずれを用いてもよい。

【0080】尚、補正データ生成器8は、画像データDa1、Da0のビット数に対応する補正データを保持する。

【0081】図32は、本実施の形態による液晶駆動回路の動作を示すフローチャートである。画像データ変換工程(St8)においては、データ変換手段26により現画像データDi1の量子化ビット数を削減するビット数変換が行われ、現画像データDi1に対応する新たな画像データDa1が出力される。次の画像データ遅延工程(St2)においては、遅延手段5により画像データDa1が1フレームに相当する期間遅延される。補正データ発生工程(St4)においては、補正データ生成器8により画像データDa1、Da0に基づいて補正データDcが出力される。画像データ補正工程(St5)においては、補正手段9により、補正データDcに基づいて画像データDj1が生成される。

【0082】以上のように、本実施の形態4は、現画像データDi1の量子化ビット数を変換することによりデータ容量を圧縮するので、復号化手段を省略するとともに、補正データ生成器8の構成を簡素化し、回路規模を縮小することができる。

【0083】実施の形態5. 図35は、実施の形態5による液晶駆動回路の構成を示す図である。本実施の形態による画像データ処理部27において、補正データ生成器28は、現画像データDi1と、復号化画像データDb1との誤差を検出し、検出された誤差に基づいて補正データDcの補正量を制限する。他の動作は、実施の形態1の動作と同様である。

【0084】図36は、本実施の形態による補正データ生成器28の第1の構成を示す図である。ルックアップテーブル11は、復号化画像データDb0、Db1に基づいて補正データDc1を出力する。誤差判定手段29は現画像データDi1と、復号化画像データDb1とを比較することにより、符号化手段4、および復号化手段

6における符号化・復号化処理によって復号化画像データD_{b1}に生じた誤差を検出する。誤差判定手段29は、現画像データD_{i1}と、復号化画像データD_{b1}との差が所定値を越えた場合、補正データD_{c1}の補正量を制限するための補正量制限信号j₁を制限手段30に出力する。

【0085】制限手段30は、誤差判定手段29からの補正量制限信号j₁に基づいて、補正データD_{c1}の補正量を制限し、新たな補正データD_{c2}を出力する。制限手段30により出力された補正データD_{c2}は、図35に示すように、補正データD_cとして出力される。補正手段9は、補正データD_cに基づいて現画像データD_{i1}を補正する。

【0086】図34は、図35に示す本実施の形態による液晶駆動回路の動作を示すフローチャートである。S_{t1}からS_{t4}までの工程により、実施の形態1と同様の動作により補正データD_{c1}が生成される。続く誤差判定工程(S_{t9})においては、誤差判定手段29により現画像データD_{i1}と、復号化画像データD_{b1}との誤差が画素毎に検出される。補正データ制限工程(S_{t10})においては、誤差判定手段29により検出される誤差が所定値を越えた場合に、制限手段30により補正データD_{c1}の値が制限され、新たな補正データD_{c2}が出力される。画像データ補正工程(S_{t5})においては、補正手段9により補正データD_{c2}に基づいて画像データD_{j1}が補正される。

【0087】以上に述べたように、現画像データD_{i1}と、復号化画像データD_{b1}との誤差が大きい場合、補正データD_cの値が少なくなるように制御することで、液晶の応答速度を正確に制御し、不要な補正による表示画像の劣化を防ぐことができる。

【0088】図37は、図35に示す補正データ生成器28の他の構成を示す図である。図37に示すように、復号化画像データD_{b1}のビット数を変換するデータ変換手段12を設け、ビット数変換された復号化画像データD_{e1}に基づいて補正データD_{c1}を出力するよう構成してもよい。

【0089】補正データ生成器28は、図38に示すように、復号化画像データD_{b0}のビット数を変換するデータ変換手段14を設け、ビット数変換された復号化画像データD_{e0}に基づいて補正データD_{c1}を出力するよう構成してもよい。

【0090】また、補正データ生成器28は、図39に示すように、復号化画像データD_{b1}、D_{b0}のビット数を変換するデータ変換手段12、14を設け、ビット

$$D_{g1} = D_{b1} + D_{i1} - D_{b1} = D_{i1} \quad (11)$$

従って、図41に示すように、補正された復号化画像データD_{g1}の代わりに現画像データD_{i1}をルックアップテーブル11に入力する構成としてもよい。

【0098】図42は、図40に示す補正データ生成器

数変換された復号化画像データD_{e1}、D_{e0}に基づいて補正データD_{c1}を出力するよう構成してもよい。

【0091】ここで、データ変換手段12、14、およびルックアップテーブル13、15、16の各構成の動作については、実施の形態2において説明したのと同様である。図37～39に示す構成によれば、ルックアップテーブル13、15、16のデータ容量を削減し、回路規模を縮小することが可能である。

【0092】図40は、本実施の形態による補正データ生成器28の第2の構成を示す図である。誤差判定手段31は、現画像データD_{i1}と、復号化画像データD_{b1}との差分を画素毎に検出し、検出された差分を補正信号j₂として出力する。データ補正手段32は、誤差判定手段31により出力される補正信号j₂に基づいて、復号化画像データD_{b0}、D_{b1}のそれぞれを画素毎に補正し、補正された復号化画像データD_{g1}、D_{g0}をルックアップテーブル11に出力する。

【0093】ここで、復号化画像データD_{b0}、D_{b1}と、補正信号j₂により補正された復号化画像データD_{g0}、D_{g1}との関係は、以下の式(8)～(10)により表される。

$$D_{g1} = D_{b1} + j_2 \quad (8)$$

$$D_{g0} = D_{b0} + j_2 \quad (9)$$

$$j_2 = D_{i1} - D_{b1} \quad (10)$$

【0094】上記式(8)、(9)に示すように、復号化画像データD_{b1}、D_{b0}のそれぞれに、補正信号j₂(=D_{i1}-D_{b1})を加算することにより、符号化・復号化処理に伴い復号化画像データD_{b1}、D_{b0}に生じた誤差成分j₂を打消すことができる。

【0095】ルックアップテーブル11は、補正された復号化画像データD_{g1}、D_{g0}に基づいて、補正データD_{c1}を出力する。補正データ生成器28は、図35に示すように、ルックアップテーブル11により出力された補正データD_{c1}を補正データD_cとして補正手段9に出力する。

【0096】以上のように、現画像データD_{i1}と、復号化画像データD_{b1}との差分j₂を復号化画像データD_{b1}、D_{b0}のそれぞれに加算することにより、符号化・復号化処理によって復号化画像データD_{b1}、D_{b0}に生じた誤差を補正することができる。これにより、液晶の応答速度を正確に制御し、不要な補正に起因する表示画像の劣化を防ぐことができる。

【0097】なお、補正された復号化画像データD_{g1}は、以下の式(11)に示すように、復号化画像データD_iと等しい。

28の他の構成を示す図である。図42に示すように、データ補正手段32により出力される復号化画像データD_{g1}のビット数を削減するデータ変換手段12を設けることにより、ビット数変換された復号化画像データD

e 1に基づいて補正データDc 1を出力するよう構成してもよい。

【0099】補正データ生成器28は、図43に示すように、データ補正手段32により出力される復号化画像データDg 0のビット数を削減するデータ変換手段14を設けることにより、ビット数変換された復号化画像データDe 0に基づいて補正データDc 1を出力するよう構成してもよい。

【0100】また、補正データ生成器28は、図44に示すように、データ補正手段32により出力される復号化画像データDg 1、Dg 0のビット数を削減するデータ変換手段12、14を設けることにより、ビット数変換された復号化画像データDg 1、Dg 0に基づいて補正データDc 1を出力するよう構成してもよい。

【0101】以上、図42～44に示す構成によれば、ルックアップテーブル13、15、16のデータ容量を削減し、回路規模を縮小することが可能である。

【0102】図45は、本実施の形態による補正データ生成器28の第3の構成を示す図である。誤差判定手段29は、現画像データDi 1と、復号化画像データDb 1との誤差が所定値を越えた場合、補正データDc 1の補正量を制限するための補正量制限信号j 1を制限手段30に出力する。一方、誤差判定手段31は、現画像データDi 1と、復号化画像データDb 1との差分を画素毎に検出し、検出された差分を補正信号j 2としてデータ補正手段32に出力する。

【0103】データ補正手段32は、誤差判定手段31により出力される補正信号j 2に基づいて、復号化画像データDb 0、Db 1のそれぞれを画素毎に補正し、補正された復号化画像データDg 1、Dg 0をルックアップテーブル11に出力する。ルックアップテーブル11は、補正された復号化画像データDg 1、Dg 0に基づいて補正データDc 1を出力し、制限手段30に送る。制限手段30は、補正量制限信号j 1に基づいて、補正データDc 1の補正量を制限し、新たな補正データDc 2を出力する。

【0104】以上のように、現画像データDi 1と、復号化画像データDb 1との誤差に基づいて、復号化画像データDg 1、Dg 0、および補正データDc 1を補正することにより、符号化・復号化処理によって生じた復号化画像データDb 1、Db 0の誤差が大きい場合であっても、液晶の応答速度を正確に制御し、不要な補正による表示画像の劣化を防ぐことができる。

【0105】図46は、図45に示す補正データ生成器28の他の構成を示す図である。図46に示すように、データ補正手段32により出力される復号化画像データDg 1のビット数を削減するビット数変換手段12を設けることにより、ビット数変換された復号化画像データDe 1に基づいて補正データDc 1を出力するよう構成してもよい。

【0106】補正データ生成器28は、図47に示すように、データ補正手段32により出力される復号化画像データDg 0の量子化ビット数を削減するデータ変換手段14を設けることにより、ビット数変換された復号化画像データDe 0に基づいて補正データDc 1を出力するよう構成してもよい。

【0107】また、補正データ生成器28は、図48に示すように、データ補正手段32により出力される復号化画像データDg 1、Dg 0のそれぞれのビット数を削減するデータ変換手段12、14を設けることにより、ビット数変換された復号化画像データDe 1、De 0に基づいて補正データDc 1を出力するよう構成してもよい。

【0108】以上、図46～48に示す補正データ生成器28の各構成によれば、ルックアップテーブル13、15、16のデータ容量を削減し、回路規模を縮小することが可能である。

【0109】実施の形態6. 図49は、本実施の形態6による液晶駆動回路の構成を示す図である。本実施の形態による画像データ処理部34は、符号化手段4、遅延手段5、復号化手段、補正データ生成器35、および補正手段9により構成される。符号化手段4は現画像データDi 1を符号化し、符号化データDa 1を出力する。遅延手段5は、符号化データDa 1を1フレームに相当する期間遅延し、遅延された符号化データDa 0を出力する。ここで、遅延手段5により遅延された符号化データDa 0は、符号化データDa 1の1フレーム前の画像データに対応する。復号化手段7は、符号化データDa 0を復号化し、復号化画像データDb 0を出力する。補正データ生成器35は、現画像データDi 1、および復号化画像データDb 0に基づいて補正データDc を生成し、補正手段9に出力する。

【0110】図49に示すように、補正データ生成器35により、現画像データDi 1、および復号化画像データDb 0に基づいて補正データDc を生成することにより、現画像データDi 1に対応する符号化データDa 1を復号化するための復号化手段6を省略し、回路規模を縮小することができる。

【0111】実施の形態7. 図51は、本実施の形態7による液晶駆動回路の構成を示す図である。本実施の形態による画像データ処理部36は、符号化手段4、遅延手段5、復号化手段7、および補正データ生成器37、および補正手段9により構成される。符号化手段4は現画像データDi 1を符号化し、符号化データDa 1を遅延手段5、および補正データ生成器37に出力する。遅延手段5は、符号化データDa 1を1フレームに相当する期間遅延し、遅延された符号化データDa 0を復号化手段7、および補正データ生成器37に出力する。ここで、遅延手段5により遅延された符号化データDa 0は、符号化データDa 1の1フレーム前の画像データに

対応する。復号化手段7は、符号化データDa0を復号化し、復号化画像データDb0を補正データ生成器37に出力する。

【0112】補正データ生成器37は、現画像データDi1、復号化画像データDb0、符号化データDa1、および遅延手段5により出力される符号化データDa0に基づいて補正データDcを生成する。以下、補正データ生成器37の動作について詳細に説明する。

【0113】図52は、補正データ生成器37の第1の構成を示す図である。ルックアップテーブル11は、現画像データDi1、および復号化画像データDb0に基づいて補正データDc1を出力する。比較手段38は、符号化データDa0、Da1を比較し、両符号化データが同じ場合は補正を行う必要がないので、補正データDc1の値を0とする補正量制限信号j3を制限手段39に出力する。

【0114】制限手段39は、補正量制限信号j3に基づいて、符号化データDa0、Da1が同じ場合、補正データDc1の値を0とし、新たな補正データDc2として出力する。制限手段39により出力される補正データDc2は、図51に示すように、補正データDcとして補正手段9に出力される。補正手段9は、現画像データDi1を補正データDcに基づいて補正し、補正された画像データDj1を表示部10に出力する。

【0115】図50は、図51に示す本実施の形態による液晶駆動回路の動作を示すフローチャートである。実施の形態1と同様のSt1からSt4までの工程により、補正データDc1が生成される。続く比較工程(St11)においては、比較手段38により符号化画像データDa1、Da0が比較され、両者が同じデータである場合は補正量制限信号j3が出力される。補正データ制限工程(St12)においては、補正量制限信号j3に基づいて、制限手段39により補正データDc2が出力される。画像データ補正工程(St5)においては、制限手段39により出力される補正データDc2に基づいて現画像データDi1が補正される。

【0116】以上に述べたように、本実施の形態による液晶駆動回路は、現画像データDi1、および復号化画像データDb0に基づいて補正データDcを生成する際、符号化データDa0、Da1が同じ場合は補正データDc1の値を0とすることにより液晶の応答速度を正確に制御し、不要な補正による表示画像の劣化を防ぐことができる。

【0117】図53は、図52に示す補正データ生成器37の他の構成を示す図である。図53に示すように、復号化画像データDb1のビット数を削減するデータ変換手段12を設けることにより、ビット数変換された復号化画像データDe1に基づいて補正データDc1を出力するよう構成してもよい。

【0118】補正データ生成器37は、図54に示すよ

うに、復号化画像データDb0のビット数を削減するデータ変換手段14を設けることにより、ビット数変換された復号化画像データDe0に基づいて補正データDc1を出力するよう構成してもよい。

【0119】また、補正データ生成器37は、図55に示すように、復号化画像データDb1、Db0のビット数を削減するデータ変換手段12、14を設けることにより、ビット数変換された復号化画像データDe1、De0に基づいて補正データDc1を出力するよう構成してもよい。

【0120】図56は、補正データ生成器37の第2の構成を示す図である。データ変換手段17は、復号化画像データDb1の量子化ビット数を削減するとともに、補間係数k1を算出し、算出された補間係数k1を補正データ補間手段19に送る。補正データ発生手段18は、ビット数変換された復号化画像データDe1、および復号化画像データDb0に基づいて、2つの補正データDf1、Df2を出力し、補正データ補間手段19に送る。補正データ補間手段19は、補正データDf1、Df2、および補間係数k1に基づいて補正データDc1を算出し、制限手段39に出力する。制限手段39は、比較手段38により出力される補正量制限信号j3に基づいて補正データDc1の補正量を制限し、新たな補正データDc2を出力する。

【0121】尚、図56に示すデータ変換手段17、ルックアップテーブル18、および補正データ補間手段19の各動作は、実施の形態3において説明したのと同様である。

【0122】図57は、補正データ生成器37の第3の構成を示す図である。データ変換手段20は、復号化画像データDb0の量子化ビット数を削減するビット数変換処理を行うとともに、補間係数k0を算出し、算出された補正データk0を補正データ補間手段22に送る。ルックアップテーブル21は、ビット数変換された復号化画像データDe0、および復号化画像データDb1に基づいて、2つの補正データDf3、Df4を出力し、補正データ補間手段22に送る。補正データ補間手段22は、補正值Df3、Df4、および補間係数k0に基づいて補正データDc1を算出し、制限手段39に出力する。制限手段39は、比較手段38により出力される補正量制限信号j3に基づいて補正データDc1の補正量を制限し、新たな補正データDc2を出力する。

【0123】尚、図57に示すデータ変換手段20、ルックアップテーブル21、および補正データ補間手段22の各動作は、実施の形態3において説明したのと同様である。

【0124】図58は、補正データ生成器37の第4の構成を示す図である。データ変換手段17、20は、復号化画像データDb1、Db0のそれぞれの量子化ビット数を削減するとともに、補間係数k1、k0を算出

し、算出された補正データ k_1 , k_0 を補正データ補間手段 24 に送る。補正データ発生手段 23 は、ビット数変換された復号化画像データ D_{e1} , D_{e0} に基づいて、4 つの補正データ D_{f1} , D_{f2} , D_{f3} , および D_{f4} を出力し、補正データ補間手段 24 に送る。補正データ補間手段 24 は、補正データ $D_{f1} \sim D_{f4}$, および補間係数 k_1 , k_0 に基づいて補間演算を行い、補正データ D_{c1} を算出し、制限手段 39 に出力する。制限手段 39 は、比較手段 38 により出力される補正量制限信号 j_3 に基づいて補正データ D_{c1} の補正量を制限し、新たな補正データ D_{c2} を出力する。

【0125】尚、図 58 に示すデータ変換手段 17, 20、ルックアップテーブル 23、および補正データ補間手段 24 の各動作は、実施の形態 3 において説明したのと同様である。

【0126】実施の形態 8. 図 60 は、本実施の形態 8 による液晶駆動回路の構成を示す図である。本実施の形態における画像データ処理部 40 は、周波数帯域制限手段 41 を含む。周波数帯域制限手段 41 は、現画像データ D_{i1} の所定の周波数成分を制限した画像データ D_{h1} を出力する。周波数帯域制限手段 41 は、例えば、高周波成分を制限する低域通過フィルタにより構成される。符号化手段 4 は、周波数帯域制限手段 41 により帯域制限された画像データ D_{h1} を符号化し、符号化データ D_{a1} を出力する。遅延手段 5 は符号化データ D_{a1} を 1 フレームに相当する期間遅延し、符号化データ D_{a0} を出力する。同時に、復号化手段 6 は符号化データ D_{a1} を復号化し、復号化画像データ D_{b1} を出力する。また、復号化手段 7 は符号化データ D_{a0} を復号化し、復号化画像データ D_{b0} を出力する。補正データ生成器 8 は画像データ D_{b1} , D_{b0} に基づいて補正データ D_c を発生する。ここで、符号化手段 4 の後段の動作については、実施の形態 1 と同様である。

【0127】図 59 は、図 60 に示す本実施の形態による液晶駆動回路の動作を示すフローチャートである。最初の工程である周波数帯域制限工程 (S_{t13}) においては、周波数帯域制限手段 41 により現画像データ D_{i1} の所定の周波数成分を制限した画像データ D_{h1} が出力される。次の画像符号化工程 (S_{t1}) においては、帯域制限された画像データ D_{h1} の符号化が行われる。以降の $S_{t2} \sim S_{t3}$ の各工程における動作については実施の形態 1 と同様である。

【0128】以上において述べたように、不要な周波数成分を制限してから符号化を行うことにより、現画像データ D_{i1} の符号化誤差を抑制することが可能である。これにより、液晶の応答速度を正確に制御することが可能となる。

【0129】なお、周波数帯域制限手段 41 は、所定の高周波成分、および低周波成分を制限するバンドパスフィルタにより構成しても同様の効果が得られる。

【0130】実施の形態 9. 図 62 は、本実施の形態 9 による液晶駆動回路の構成を示す図である。ノイズ除去手段 43 は、現画像データ D_{i1} のノイズ成分を除去し、ノイズ成分を除去した画像データ D_{k1} を出力する。ここで、ノイズ成分とは、レベル変化の少ない高周波成分である。符号化手段 4 は、ノイズ除去手段 43 により出力される画像データ D_{k1} を符号化し、符号化データ D_{a1} を出力する。符号化手段 4 の後段の動作については、実施の形態 1 と同様である。

【0131】図 61 は、図 62 に示す本実施の形態による液晶駆動回路の動作を示すフローチャートである。最初の工程であるノイズ除去工程 (S_{t14}) においては、ノイズ除去手段 43 により現画像データ D_{i1} のノイズ成分を除去した画像データ D_{k1} が出力される。2 番目の工程である画像データ符号化工程 (S_{t1}) においては、画像データ D_{k1} の符号化が行われる。以降の $S_{t2} \sim S_{t5}$ の各工程における動作については実施の形態 1 と同様である。

【0132】以上において述べたように、ノイズ成分を除去してから符号化を行うことにより、現画像データ D_{i1} の符号化誤差を抑制することが可能である。これにより、液晶の応答速度を正確に制御することが可能となる。

【0133】実施の形態 10. 図 64 は、本実施の形態 10 による液晶駆動回路の構成を示す図である。本実施の形態における画像データ処理部 44 は、色空間変換手段 45, 46, 47 を含む。色空間変換手段 45 は、現画像データ D_{i1} を輝度信号および色信号からなる Y-C 信号に変換し、Y-C 信号の現画像データ D_{m1} を出力する。符号化手段 4 は現画像データ D_{m1} を符号化し、現画像データ D_{m1} に対応する符号化データ D_{a1} を出力する。遅延手段 5 は、符号化データ D_{a1} を 1 フレームに相当する期間遅延することにより、現画像の 1 フレーム前の画像に対応する符号化データ D_{a0} を出力する。復号化手段 6, 7 は、符号化データ D_{a1} , D_{a0} を復号化することにより、現画像に対応する復号化画像データ D_{n1} , および現画像の 1 フレーム前の画像に対応する符号化データ D_{n0} をそれぞれ出力する。

【0134】色空間変換手段 46, 47 は、輝度信号および色信号からなる Y-C 信号の復号化画像データ D_{b1} , D_{b0} を R, G, B のデジタル信号に変換し、R, G, B の画像データ D_{n1} , D_{n0} を出力する。補正データ生成器 8 は、画像データ D_{n1} , D_{n0} に基づいて補正データ D_c を出力する。

【0135】図 63 は、図 64 に示す本実施の形態による液晶駆動回路の動作を示すフローチャートである。最初の工程である第一の色空間変換工程 (S_{t15}) においては、色空間変換手段 45 により現画像データ D_{i1} を輝度信号および色信号からなる Y-C 信号に変換した画像データ D_{m1} が出力される。次の画像データ符号化

工程 (S t 1) においては、符号化手段4により画像データ D m 1 を符号化した符号化データ D a 1 が出力される。符号化データ遅延工程 (S t 2) においては、遅延手段5により符号化データ D a 1 の1フレーム前の符号化データ D a 0 が出力される。次の画像データ符号化工程 (S t 3) においては、復号化手段6, 7により符号化データ D a 1、および1フレーム前の符号化データ D a 0 を復号化した復号化画像データ D b 1、D b 0 が出力される。第二の色空間変換工程 (S t 16) においては、色空間変換手段46, 47により復号化画像データ D b 1、D b 0 を輝度信号および色信号からなる Y-C 信号から R, G, B のデジタル信号に変換した画像データ D n 1、D n 0 が出力される。次の補正データ発生工程 (S t 14) においては、画像データ D n 1、D n 0 に基づいて補正データ D c が生成される。

【0136】以上において述べたように、R, G, B 信号を輝度信号および色信号からなる Y-C 信号の画像データ D m 1 に変換してから符号化を行うことにより、符号化率 (データ圧縮率) を高めることができる。これにより、符号化データ D a 1 を遅延させるのに必要な遅延手段5のメモリの容量を削減することが可能となる。

【0137】また、輝度信号と色信号とで圧縮率を変えるように構成することも可能である。このとき、輝度信号については情報が損なわれないよう圧縮率を低くし、色信号については圧縮率を高くすることにより、符号化データ D a 1 の容量を削減するとともに補正データの生成に必要な情報を維持することができる。

【0138】図65は、本実施の形態による液晶駆動回路の他の構成を示す図である。図65は、受信手段2により、画像信号が輝度信号および色信号からなる Y-C 信号として受信される場合の構成を示している。色空間変換手段49は、Y-C 信号の現画像データ D i 1 を、R, G, B のデジタル信号に変換した画像データ D n 2 を出力する。色空間手段46, 47は、復号化画像データ D b 1、D b 0 を R, G, B のデジタル信号に変換した復号化画像データ D n 1、D n 0 を出力する。

【0139】実施の形態11. 図66は、本実施の形態11による液晶駆動回路の第1の構成を示す図である。図66に示すように、本実施の形態による画像データ処理部50において、符号化手段4は、補正手段9により出力される画像データ D j 1 を符号化した符号化データ D a 1 を出力する。遅延手段5は、符号化データ D a 1 を1フレームに相当する期間遅延した符号化データ D a 0 を出力する。復号化手段6, 7は、符号化データ D a 1、D a 0 をそれぞれ復号化した復号化画像データ D b 1、D b 0 を出力する。ここで、復号化画像データ D b 1 は、補正手段9により出力される画像データ D j 1 に対応し、復号化画像データ D b 0 は、画像データ D j 1 の1フレーム前に出力される画像データに対応する。補正データ生成器8は、復号化画像データ D b 0、D b 1

に基づいて補正データ D c を出力する。補正手段9は、実施の形態1と同様の動作により補正データ D c に基づいて画像データ D i 1 の階調値を補正することにより、現画像データ D i 1 に対応する新たな画像データ D j 1 を生成し、表示手段10、および符号化手段4に出力する。

【0140】図67は、表示手段10における液晶の応答特性を示す図である。図67において (a) は補正前の現画像データ D i 1、(b) は補正された画像データ D j 1 の値を示し、(c) は画像データ D j 1 に基づく電圧を印加したときの液晶の応答特性を示している。図67 (b) に示すように現画像の階調値が1フレーム前に比して増加する場合、補正データ D c に基づく補正值 V 1 を現画像データ D i 1 に加算・減算することにより、現画像に対応する新たな画像を表す画像データ D j 1 が生成される。表示手段10において、画像データ D j 1 に基づく電圧を液晶に印加することにより図67

(c) に示すように、略1フレーム期間内に所定の透過率となるよう液晶を駆動することができる。図67

(b) に示すように、現画像の階調値が1フレーム前に比して増加する場合、補正された画像データ D j 1 の階調値は、現画像データ D i 1 に対して V 1 だけ増加し、次のフレームでは、現画像データ D i 1 に対して V 3 だけ減少する。また、1フレーム前とで階調値が減少する場合、補正された画像データ D j 1 の階調値は、現画像データ D i 1 に対して V 2 だけ減少し、次のフレームでは、現画像データ D i 1 に対して V 4 だけ増加する。これにより、図67 (c) に示すように、表示階調の変化速度を向上させるとともに、階調の変化を強調することができる。

【0141】図68は、本実施の形態による液晶駆動回路の第2の構成を示す図である。図68に示すように、符号化手段4の代わりにデータ変換手段26を設け、補正手段9により出力される画像データ D j 1 の量子化ビット数を、例えば8ビットから3ビットに変換することによりデータ容量を圧縮してもよい。

【0142】図69は、本実施の形態による液晶駆動回路の第3の構成を示す図である。図69に示すように、補正データ生成器28において、補正手段9により出力される画像データ D j 1 と、復号化画像データ D b 1 との誤差を検出し、検出された誤差に基づいて補正データ D c の補正量を制限するよう構成してもよい。

【0143】図70は、本実施の形態11による液晶駆動回路の第4の構成を示す図である。図70に示すように、補正手段9により出力される画像データ D j 1、および復号化画像データ D b 0 に基づいて補正データ D c を生成するよう構成してもよい。

【0144】図71は、本実施の形態による液晶駆動回路の第5の構成を示す図である。図71に示すように、符号化データ D a 1 と、遅延手段5により遅延された符

号化データD_{a0}とを比較し、両者が同じ場合は補正データD_cの補正量を制限するように構成してもよい。

【0145】

【発明の効果】本発明に係る液晶駆動回路、および液晶駆動方法によれば、現フレームの画像データを符号化した符号化画像データを1フレームに相当する期間遅延して復号化することにより、現フレームの補正に必要とされる1フレーム前の画像データを得るので、遅延手段のメモリ容量を削減することができる。また、符号化画像データを復号化した第1の復号化画像データと、符号化画像データを1フレームに相当する期間遅延して復号化することにより得られる第2の復号化画像データを用いて現フレームの画像データを補正するので、符号化による誤差を生じることなく適切な電圧を液晶に印加し、応答速度を改善することができる。また、第1の復号化画像データおよび第2の復号化画像データの量子化ビット数を削減した第1のビット数変換画像データおよび第2のビット数変換画像データに基づいて、現フレームの補正データをルックアップテーブルから読み出すので、補正データを格納するルックアップテーブルのメモリ容量を削減することができる。さらに、第1の復号化画像データおよび第1のビット数変換画像データ、ならびに第2の復号化画像データおよび第2のビット数変換画像データに基づいて、補正データを補間するので、ビット数削減による補正データの誤差を防ぐことができる。

【図面の簡単な説明】

【図1】 実施の形態1による液晶駆動回路の動作を示すフローチャートである。

【図2】 実施の形態1による液晶駆動回路の構成を示す図である。

【図3】 実施の形態1による補正データ発生器の構成を示す図である。

【図4】 実施の形態1による補正データ発生手段の構成を示す模式図である。

【図5】 液晶の応答速度の一例を示す図である。

【図6】 液晶の応答速度の一例を示す図である。

【図7】 補正データの一例を示す図である。

【図8】 液晶の応答速度の一例を示す図である。

【図9】 補正データの一例を示す図である。

【図10】 実施の形態1による液晶駆動回路の動作について説明するための説明図である。

【図11】 符号化・復号化の誤差が現画像データに与える影響について説明するための説明図である。

【図12】 実施の形態2による液晶駆動回路の動作を示すフローチャートである。

【図13】 実施の形態2による補正データ発生器の第1の構成を示す図である。

【図14】 図12に示すルックアップテーブルの構成を模式的に示す図である。

【図15】 図12に示すルックアップテーブルの構成

を模式的に示す図である。

【図16】 実施の形態2による補正データ発生器の第2の構成を示す図である。

【図17】 図15に示すルックアップテーブルの構成を模式的に示す図である。

【図18】 図15に示すルックアップテーブルの構成を模式的に示す図である。

【図19】 実施の形態2による補正データ発生器の第3の構成を示す図である。

【図20】 図18に示すルックアップテーブルの構成を模式的に示す図である。

【図21】 図18に示すルックアップテーブルの構成を模式的に示す図である。

【図22】 実施の形態3による液晶駆動回路の動作を示すフローチャートである。

【図23】 実施の形態3による補正データ発生器の第1の構成を示す図である。

【図24】 図22に示すルックアップテーブルの構成を模式的に示す図である。

【図25】 補正データの算出方法について説明するための説明図である。

【図26】 実施の形態3による補正データ発生器の第2の構成を示す図である。

【図27】 図25に示すルックアップテーブルの構成を模式的に示す図である。

【図28】 補正データの算出方法について説明するための説明図である。

【図29】 実施の形態3による補正データ発生器の第3の構成を示す図である。

【図30】 図28に示すルックアップテーブルの構成を模式的に示す図である。

【図31】 補正データの算出方法について説明するための説明図である。

【図32】 実施の形態4による液晶駆動回路の動作を示すフローチャートである。

【図33】 実施の形態4による液晶駆動回路の構成を示す図である。

【図34】 実施の形態5による液晶駆動回路の動作を示すフローチャートである。

【図35】 実施の形態5による液晶駆動回路の構成を示す図である。

【図36】 実施の形態5による補正データ発生器の第1の構成を示す図である。

【図37】 図35に示す補正データ発生器の他の構成を示す図である。

【図38】 図35に示す補正データ発生器の他の構成を示す図である。

【図39】 図35に示す補正データ発生器の他の構成を示す図である。

【図40】 実施の形態5による補正データ発生器の第

2の構成を示す図である。

【図41】 図39に示す補正データ発生器の他の構成を示す図である。

【図42】 図39に示す補正データ発生器の他の構成を示す図である。

【図43】 図39に示す補正データ発生器の他の構成を示す図である。

【図44】 図39に示す補正データ発生器の他の構成を示す図である。

【図45】 実施の形態5による補正データ発生器の第3の構成を示す図である。

【図46】 図44に示す補正データ発生器の他の構成を示す図である。

【図47】 図44に示す補正データ発生器の他の構成を示す図である。

【図48】 図44に示す補正データ発生器の他の構成を示す図である。

【図49】 実施の形態6による液晶駆動回路の構成を示す図である。

【図50】 実施の形態7による液晶駆動回路の動作を示すフローチャートである。

【図51】 実施の形態7による液晶駆動回路の構成を示す図である。

【図52】 実施の形態7による補正データ発生器の第1の構成を示す図である。

【図53】 図51に示す補正データ発生器の他の構成を示す図である。

【図54】 図51に示す補正データ発生器の他の構成を示す図である。

【図55】 図51に示す補正データ発生器の他の構成を示す図である。

【図56】 実施の形態7による補正データ発生器の第2の構成を示す図である。

【図57】 実施の形態7による補正データ発生器の第3の構成を示す図である。

【図58】 実施の形態7による補正データ発生器の第4の構成を示す図である。

【図59】 実施の形態8による液晶駆動回路の動作を示すフローチャートである。

【図60】 実施の形態8による液晶駆動回路の構成を示す図である。

【図61】 実施の形態9による液晶駆動回路の動作を示すフローチャートである。

【図62】 実施の形態9による液晶駆動回路の構成を示す図である。

【図63】 実施の形態10による液晶駆動回路の動作を示すフローチャートである。

【図64】 実施の形態10による液晶駆動回路の構成を示す図である。

【図65】 実施の形態10による液晶駆動回路の他の構成を示す図である。

【図66】 実施の形態11による液晶駆動回路の第1の構成を示す図である。

【図67】 実施の形態11による液晶駆動回路の動作について説明するための説明図である。

【図68】 実施の形態11による液晶駆動回路の第2の構成を示す図である。

【図69】 実施の形態11による液晶駆動回路の第3の構成を示す図である。

【図70】 実施の形態11による液晶駆動回路の第4の構成を示す図である。

【図71】 実施の形態11による液晶駆動回路の第5の構成を示す図である。

【図72】 従来の液晶駆動回路の構成を示す図である。

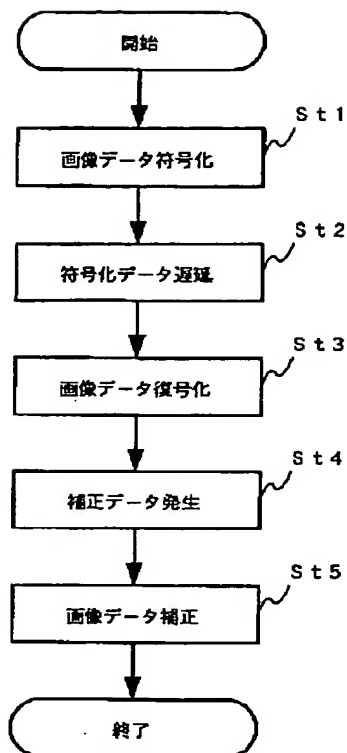
【図73】 画像メモリの間引き処理について説明するための説明図である。

【図74】 間引き処理の問題点について説明するための説明図である。

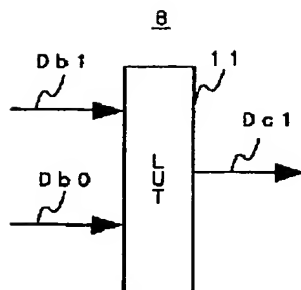
【符号の説明】

1 入力端子、2 受信手段、3 画像データ処理部、4 符号化手段、5 遅延手段、6 符号化手段、7 符号化手段、8 補正データ生成器、9 補正手段、10 表示手段、11 補正データ発生手段、St1 画像データ符号化工程、St2 符号化データ遅延工程、St3 画像データ符号化工程、St4 補正データ発生工程、St5 画像データ補正工程。

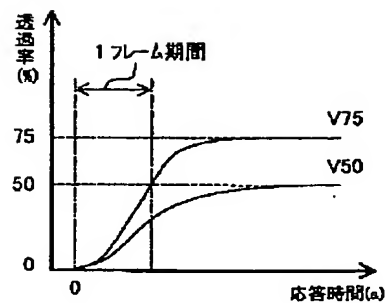
【図1】



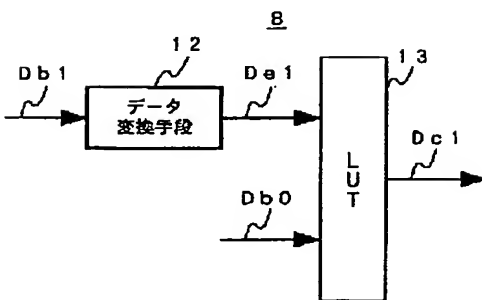
【図3】



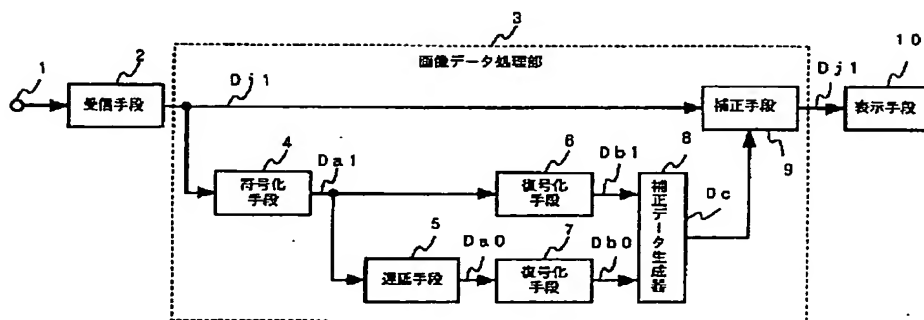
【図5】



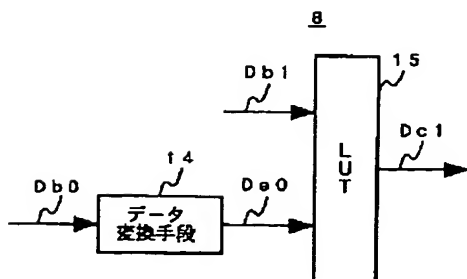
【図13】



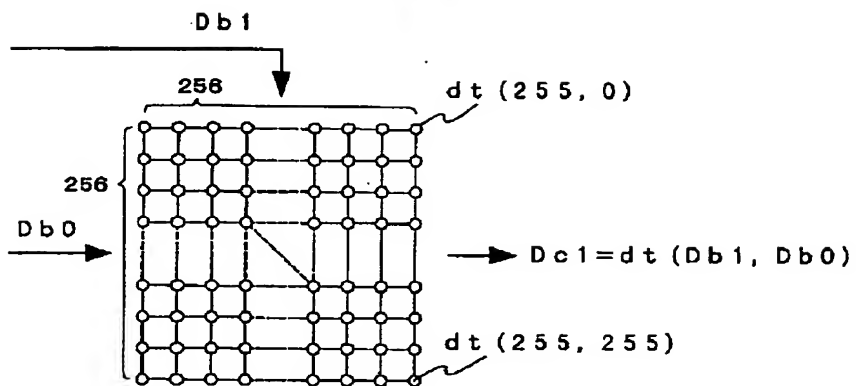
【図2】



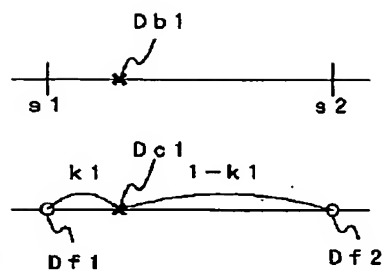
【図16】



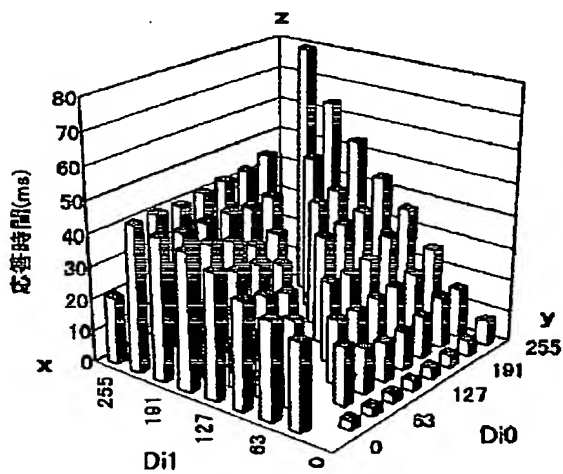
【図4】



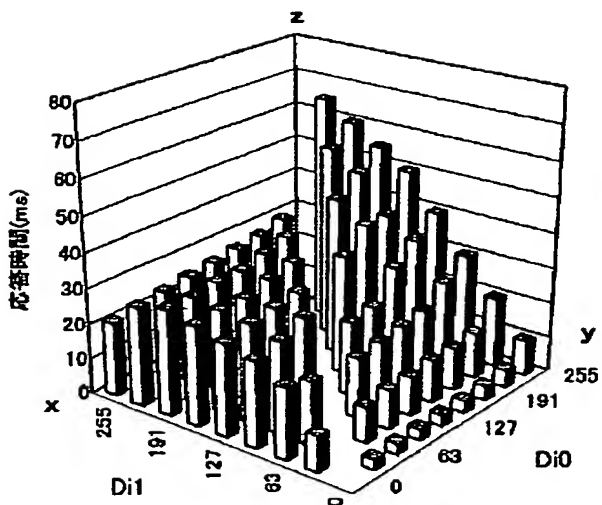
【図25】



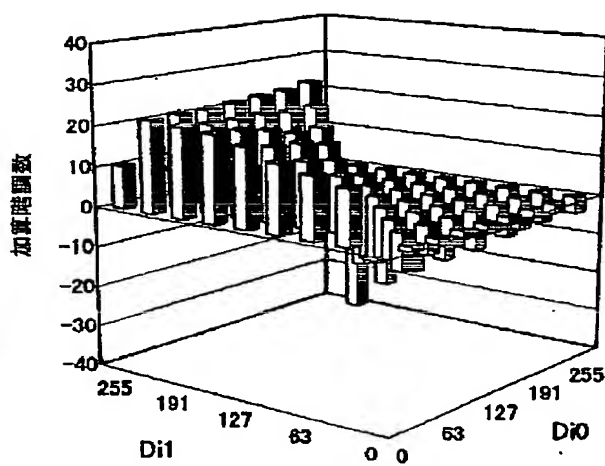
【図6】



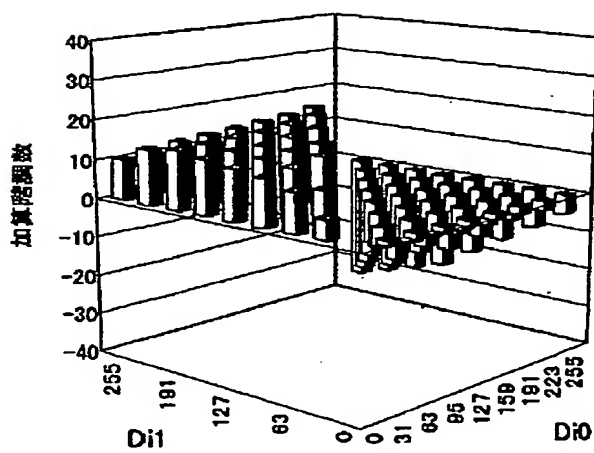
【図8】



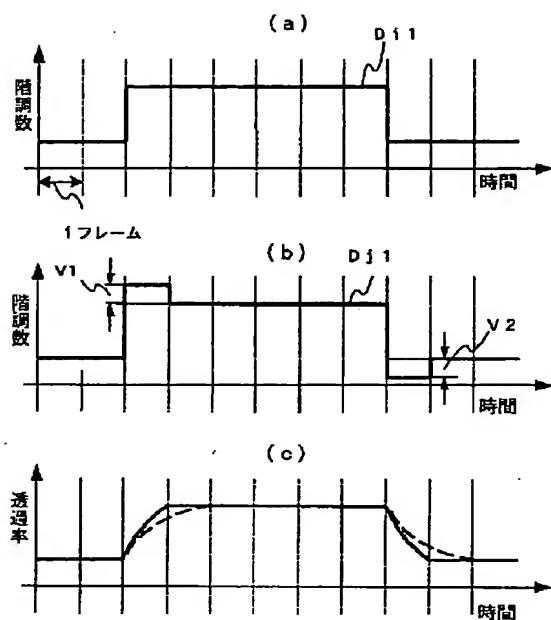
【図7】



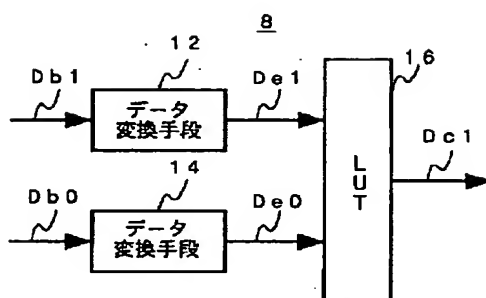
【図9】



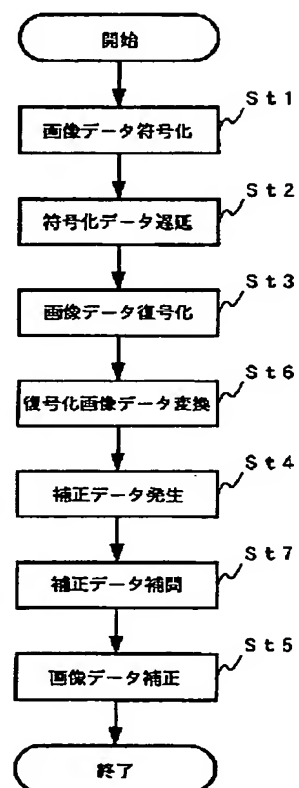
【図10】



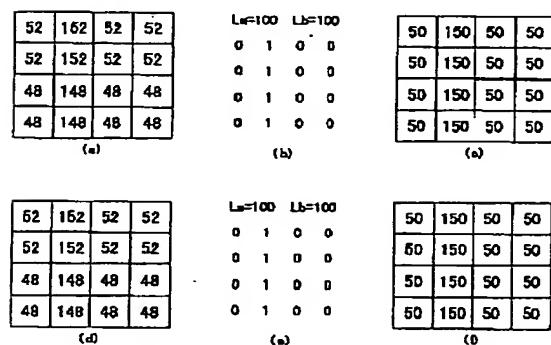
【図19】



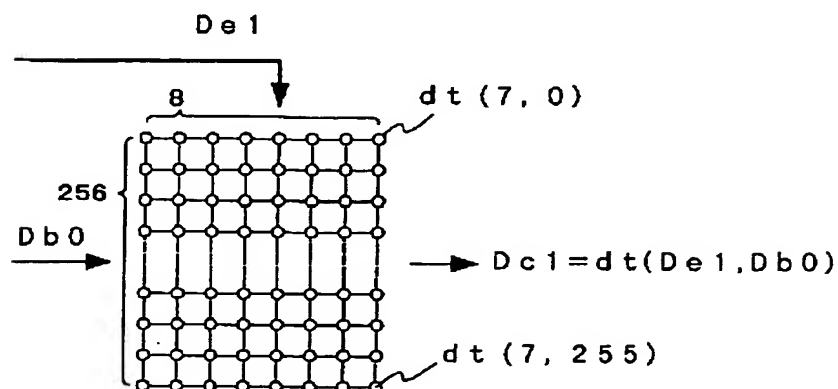
【図22】



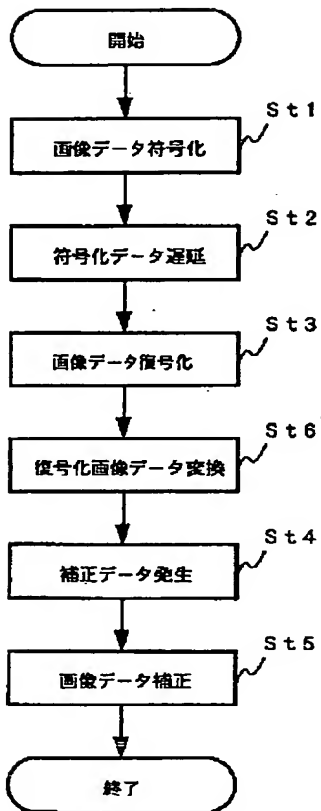
【図11】



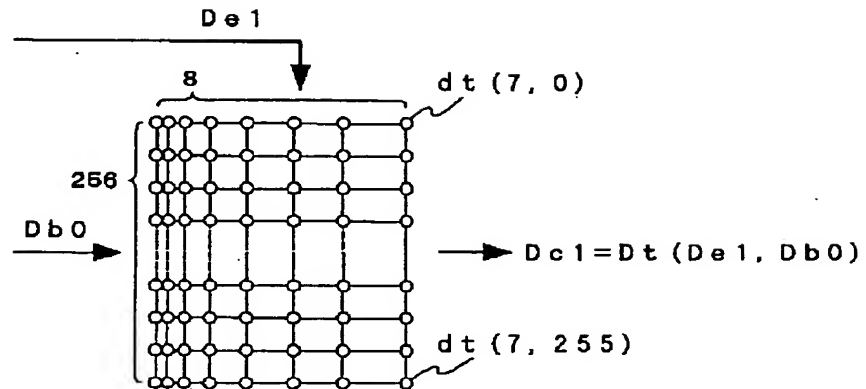
【図14】



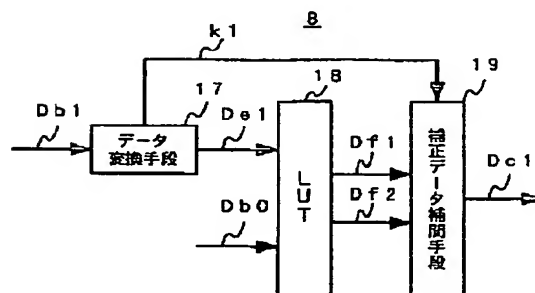
【図12】



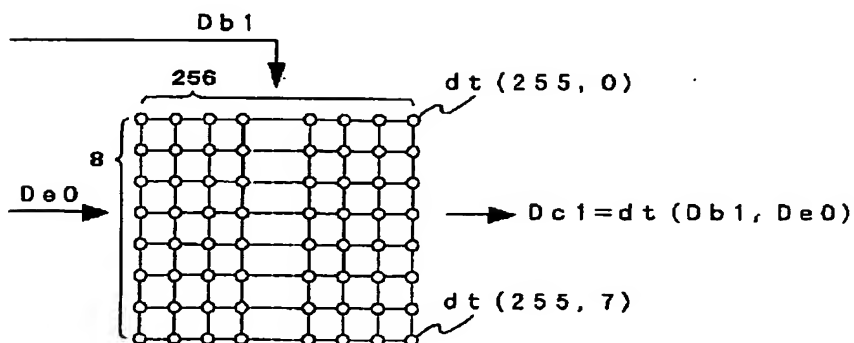
【図15】



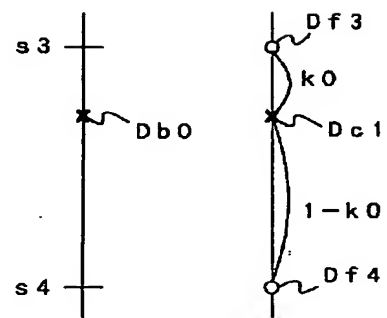
【図23】



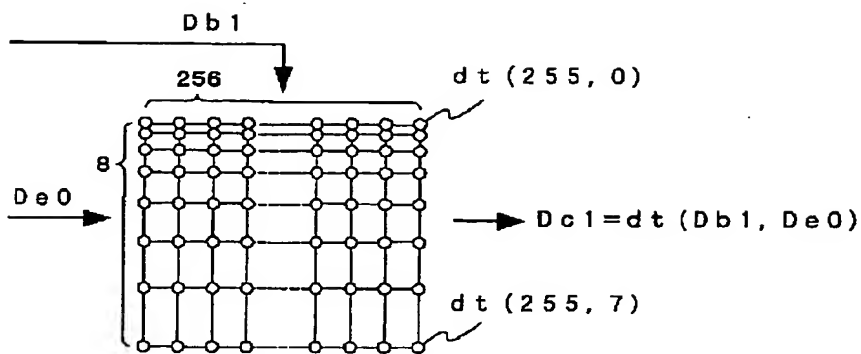
【図17】



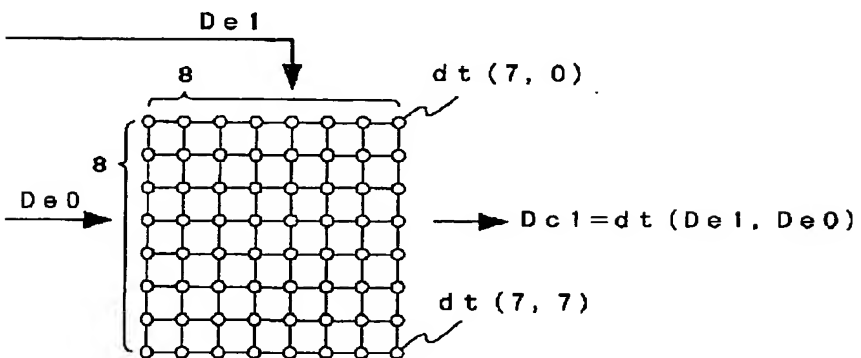
【図28】



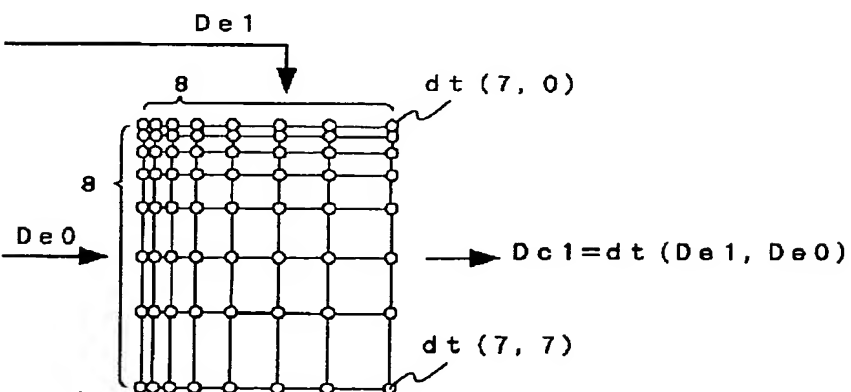
【図18】



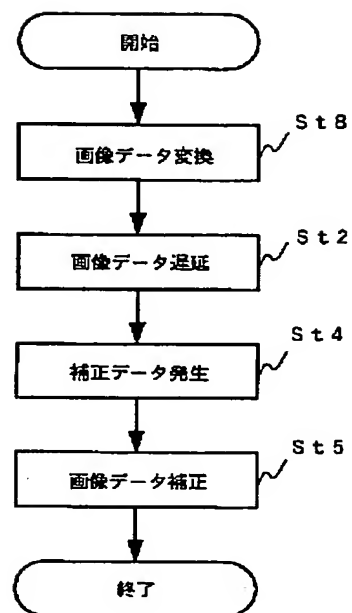
【図20】



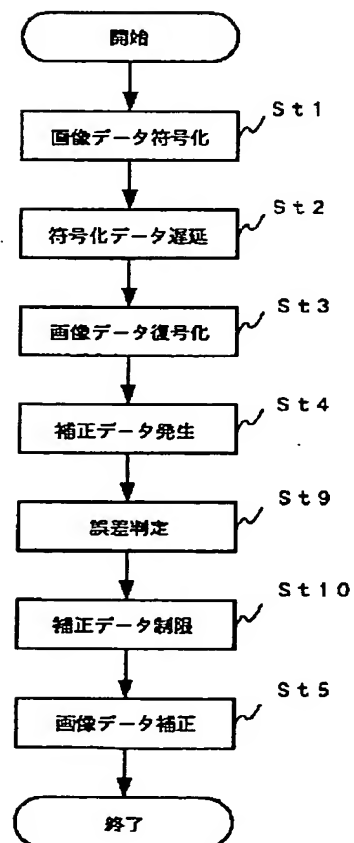
【図21】



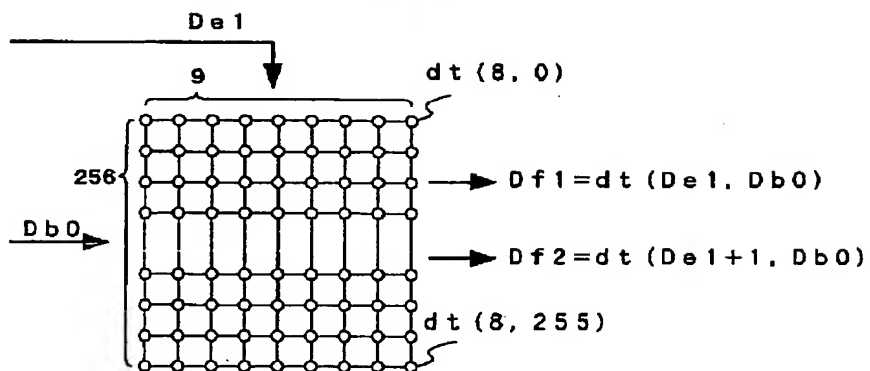
【図32】



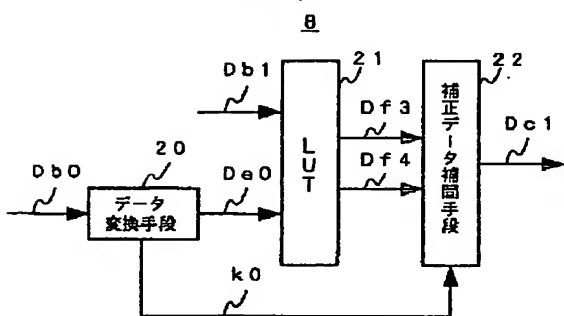
【図34】



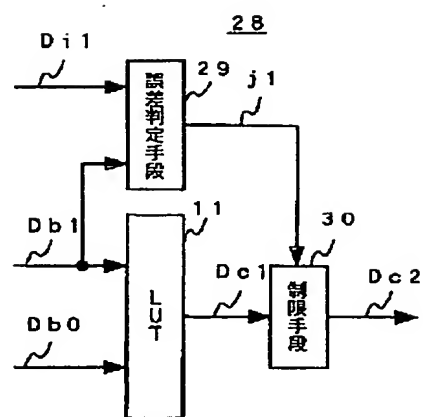
【図24】



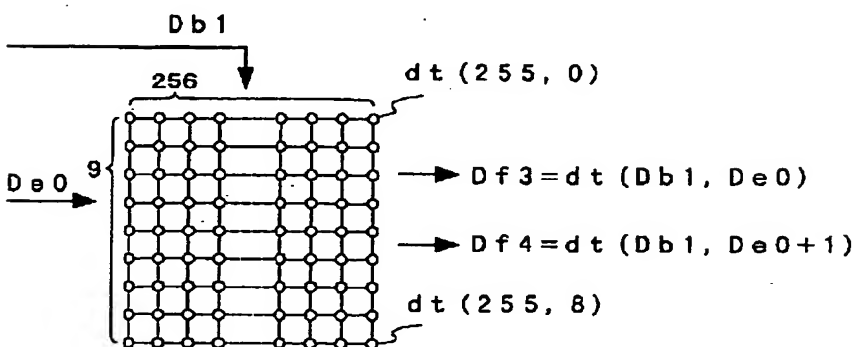
【図26】



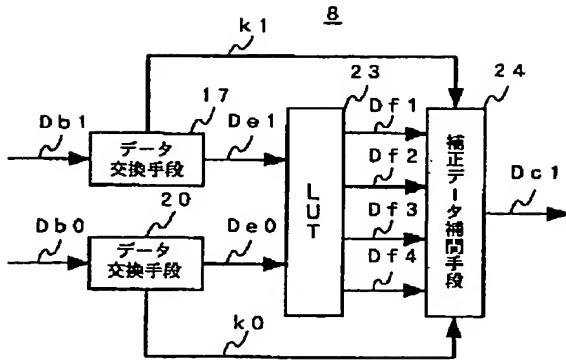
【図36】



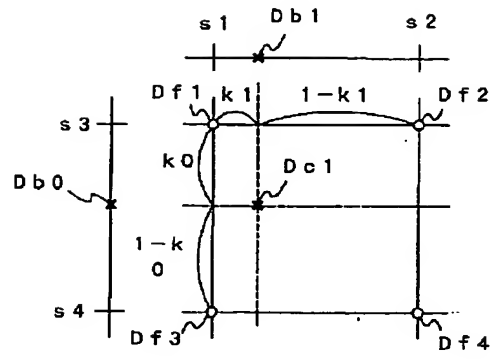
【図27】



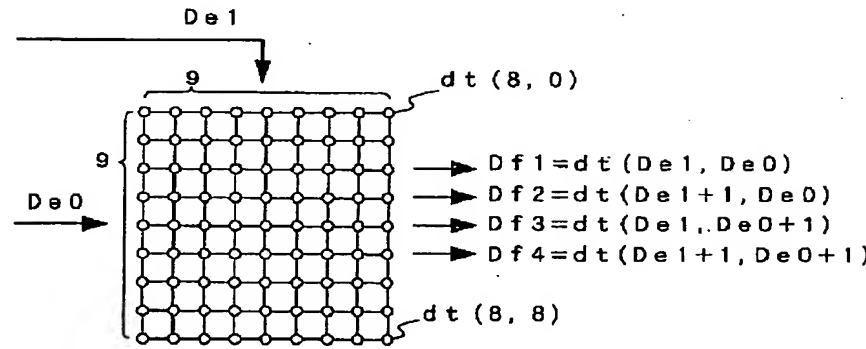
【図29】



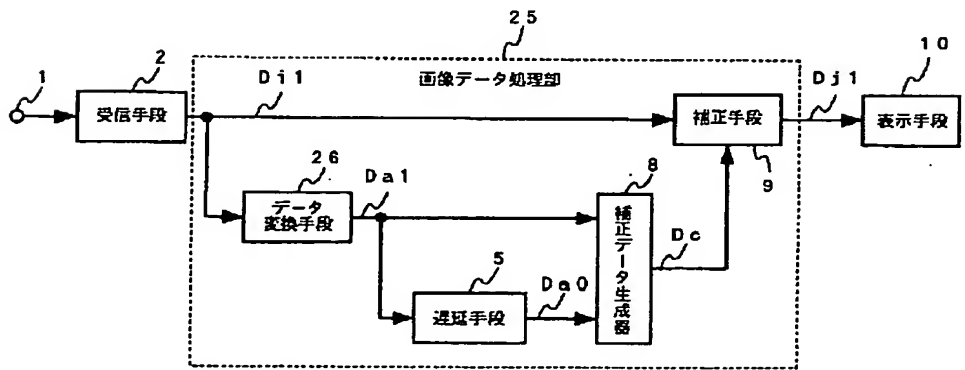
【図31】



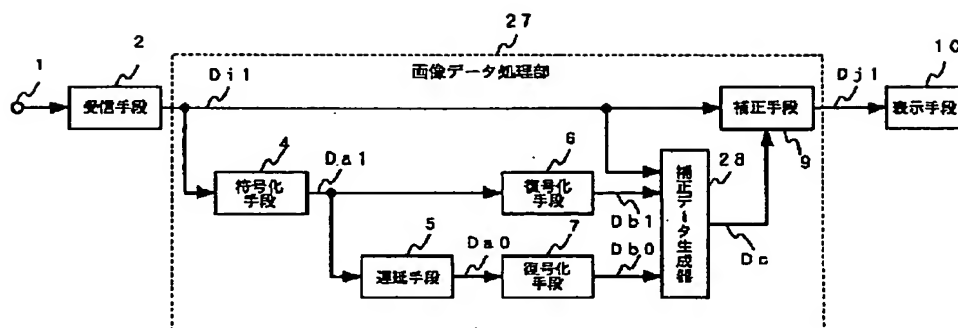
【図30】



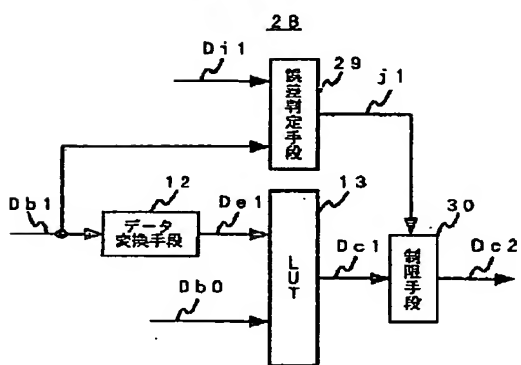
【図33】



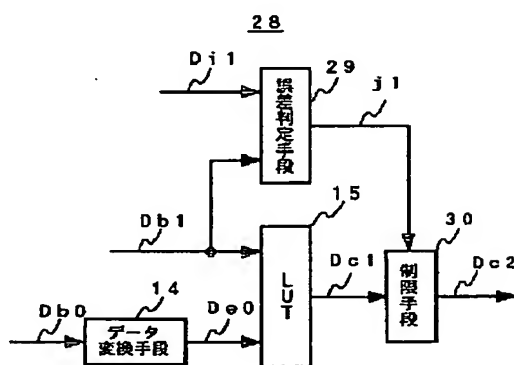
【図35】



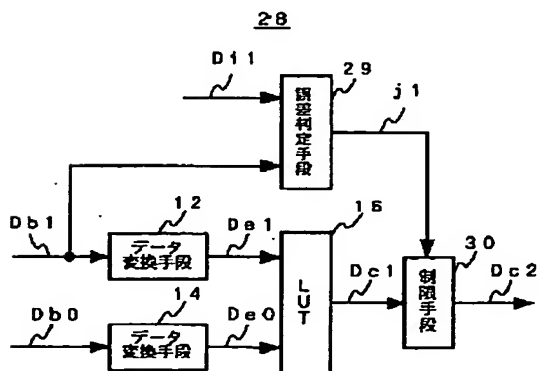
【図37】



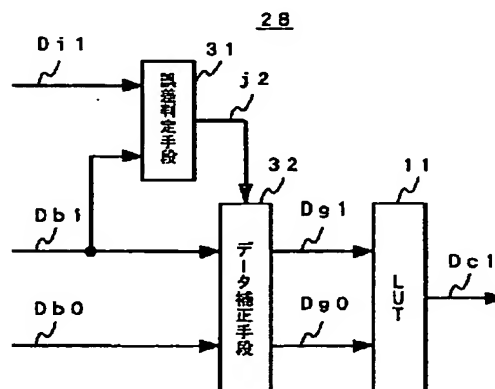
【図38】



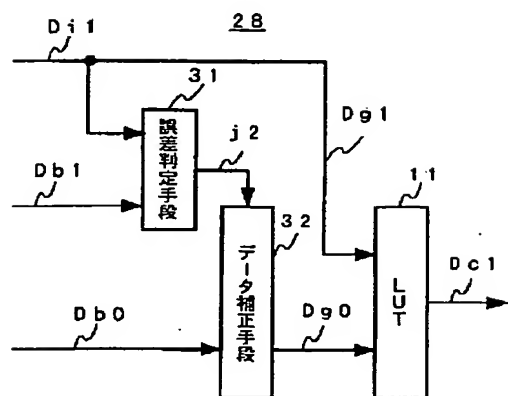
【図39】



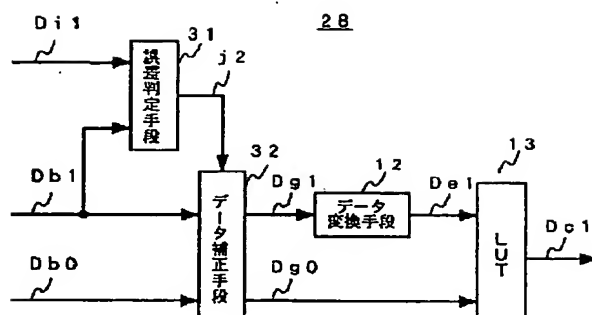
【図40】



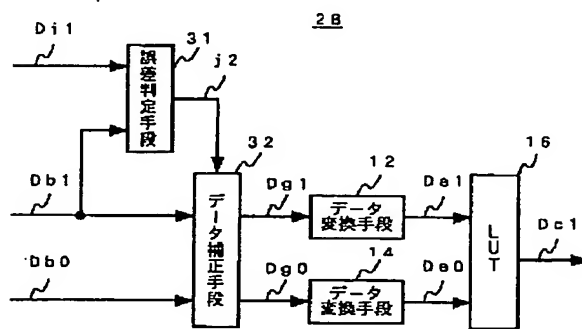
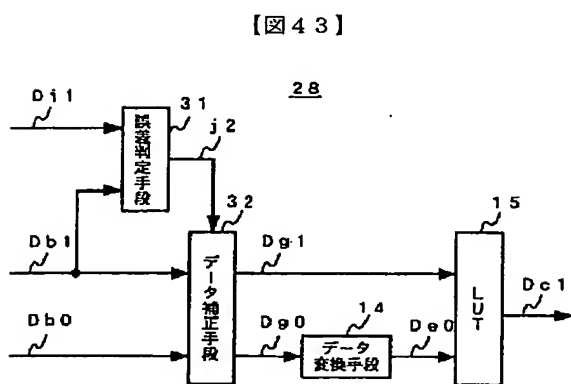
【図41】



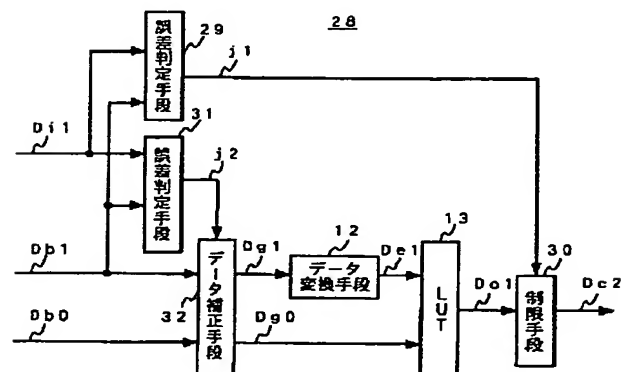
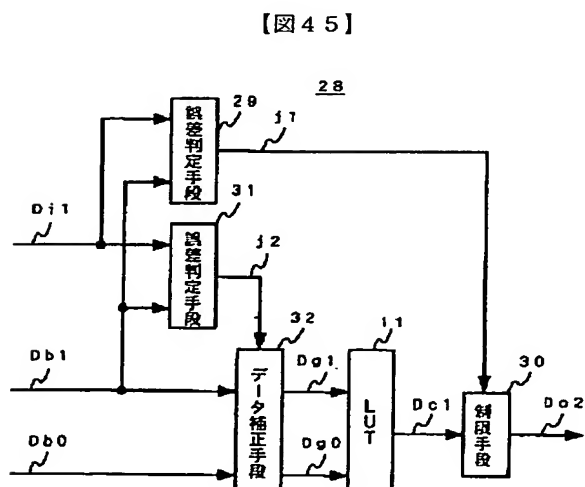
【図42】



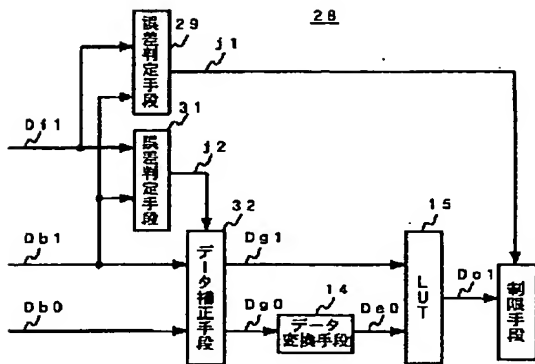
【図44】



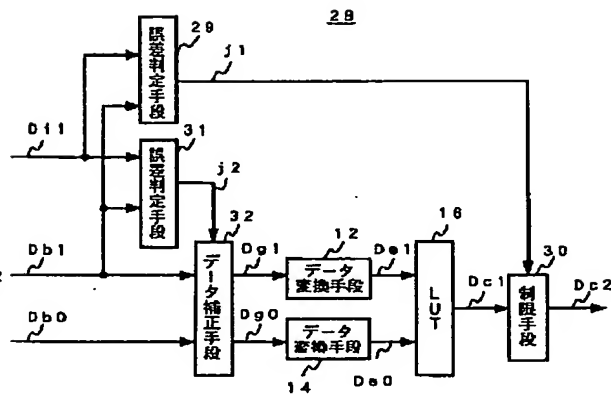
【図46】



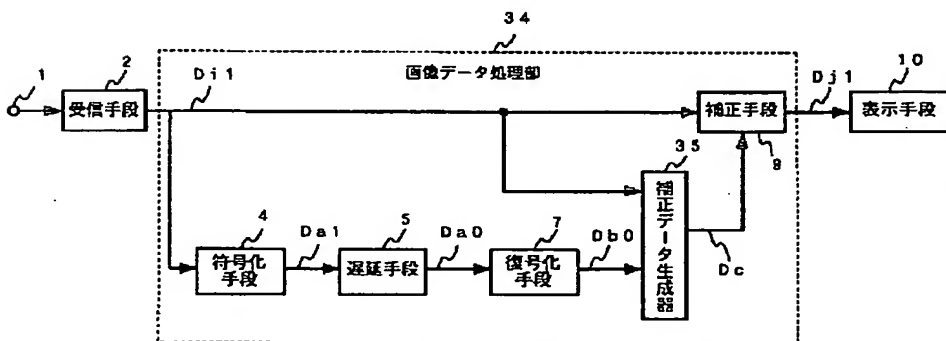
【図47】



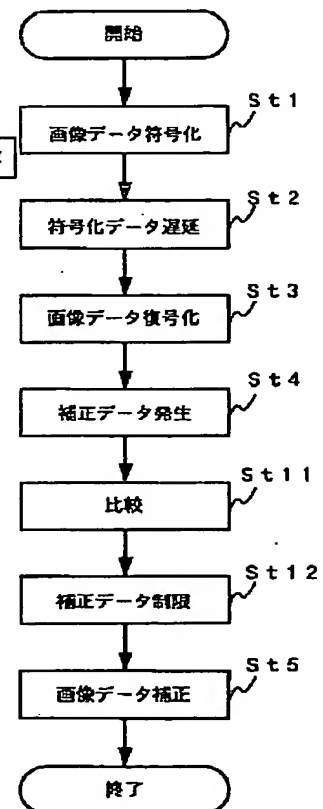
【図48】



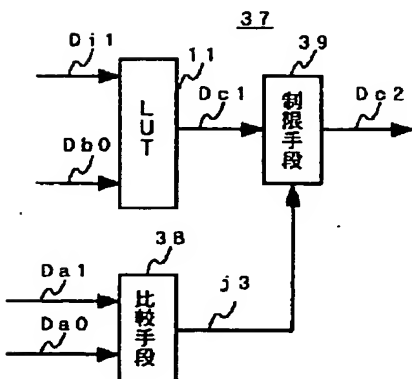
【図49】



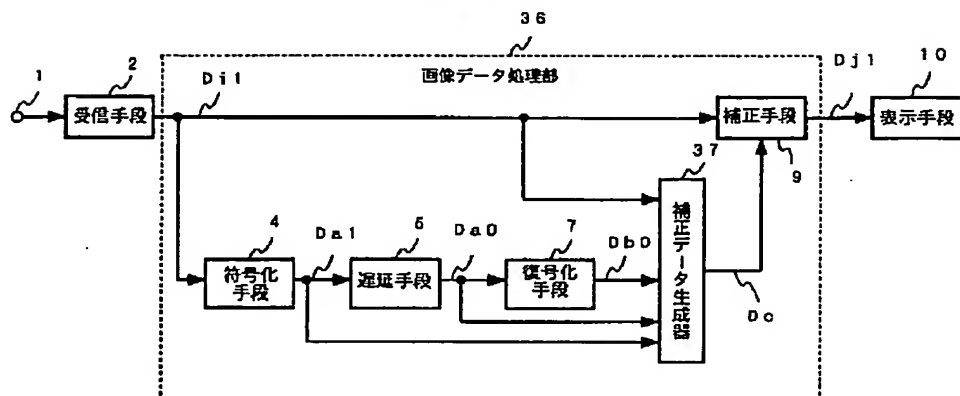
【図50】



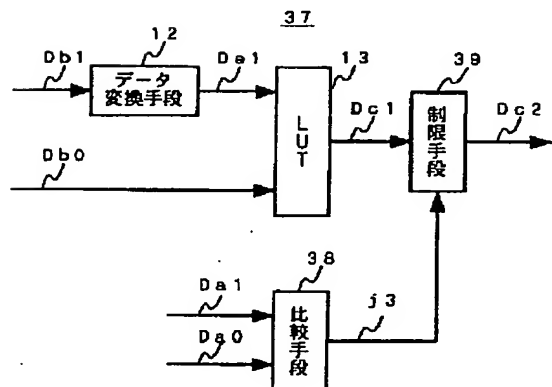
【図52】



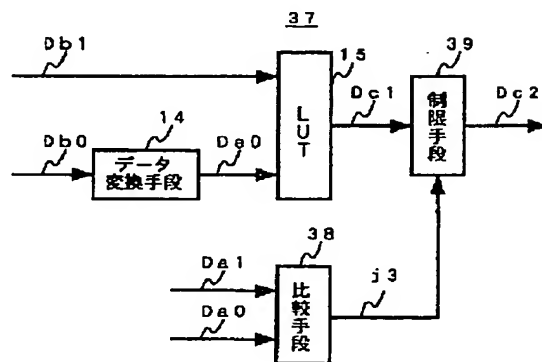
【図51】



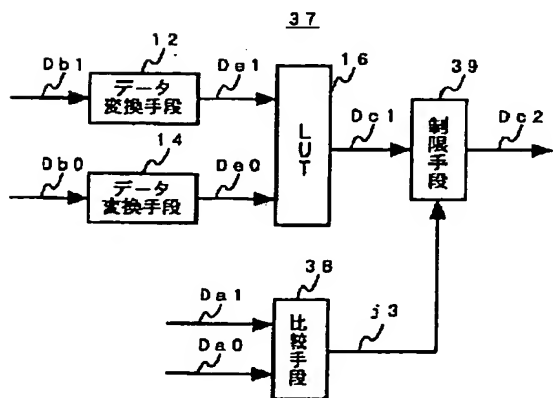
【図53】



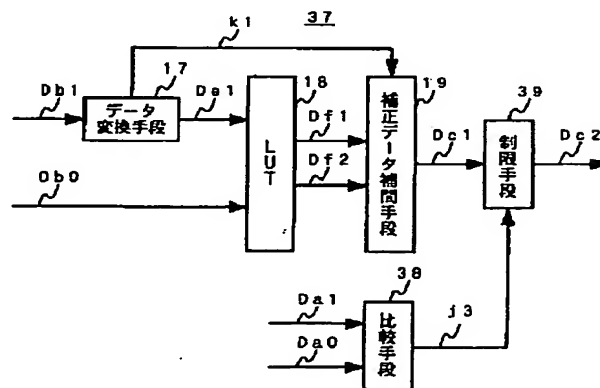
【図54】



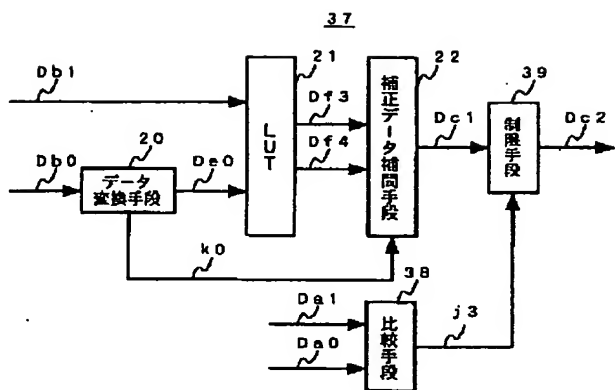
【図55】



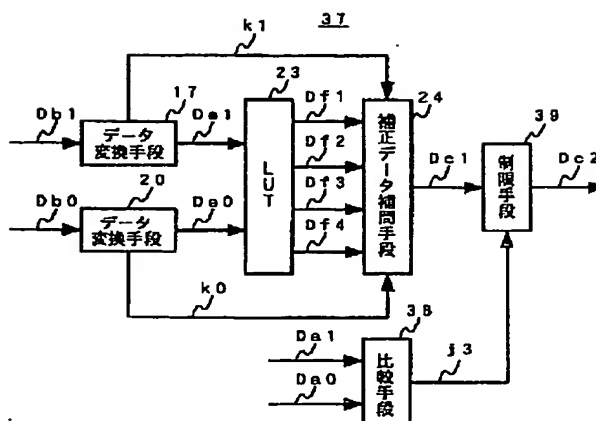
【図56】



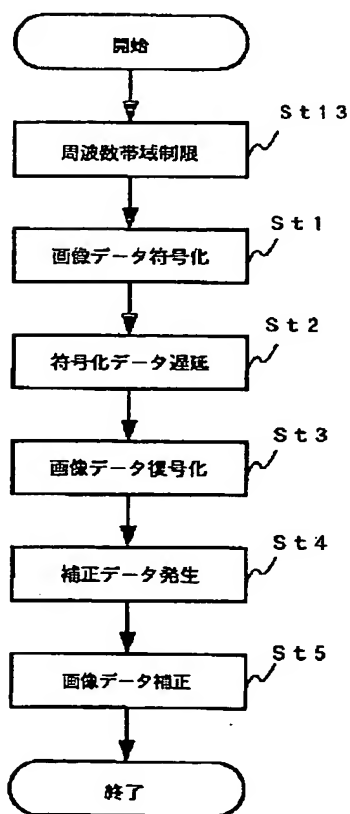
【図57】



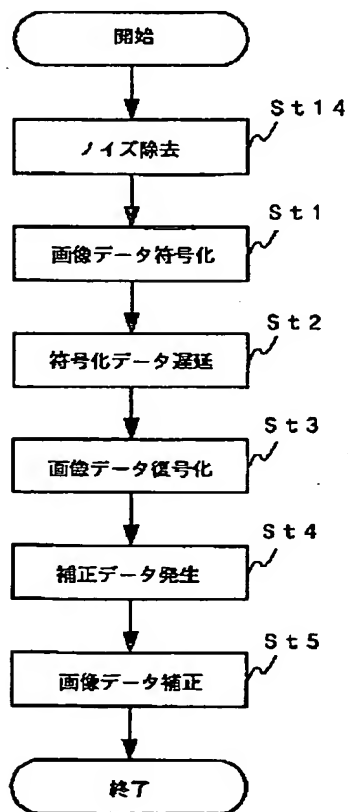
【図58】



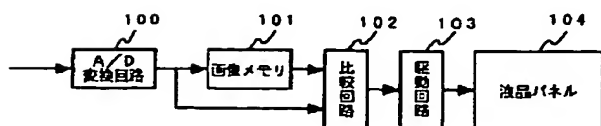
【図59】



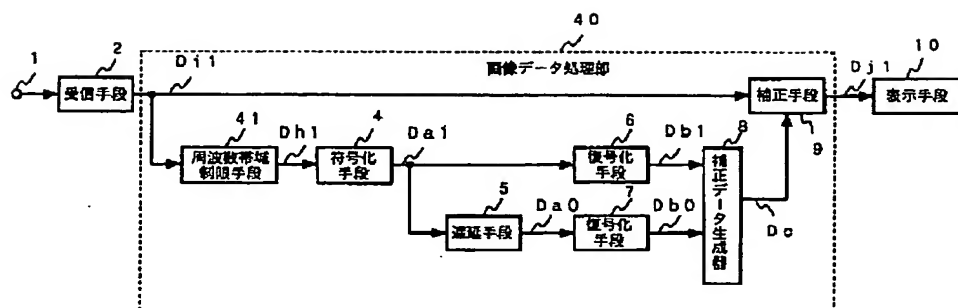
【図61】



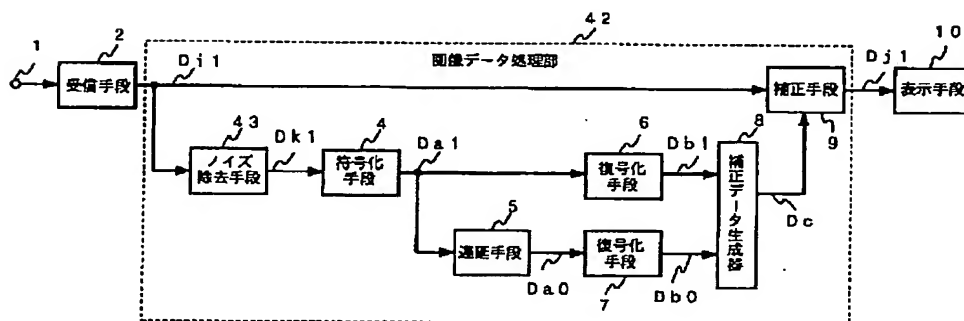
【図72】



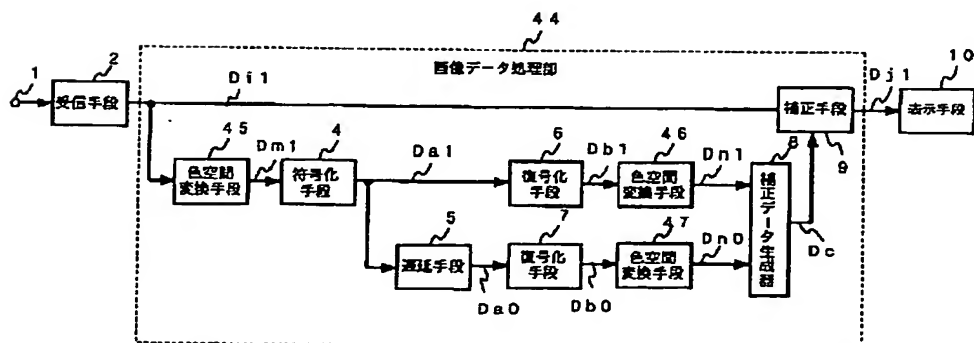
【図60】



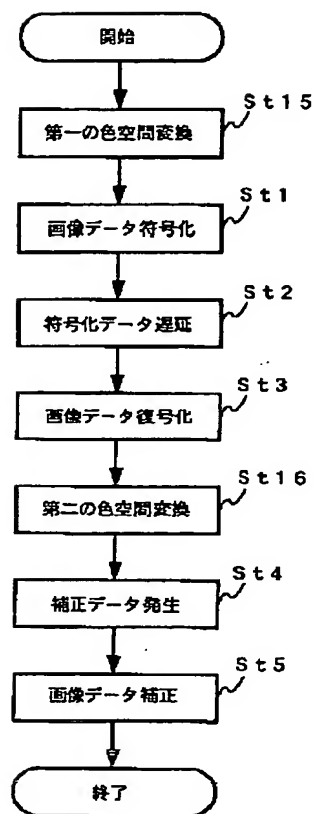
【図62】



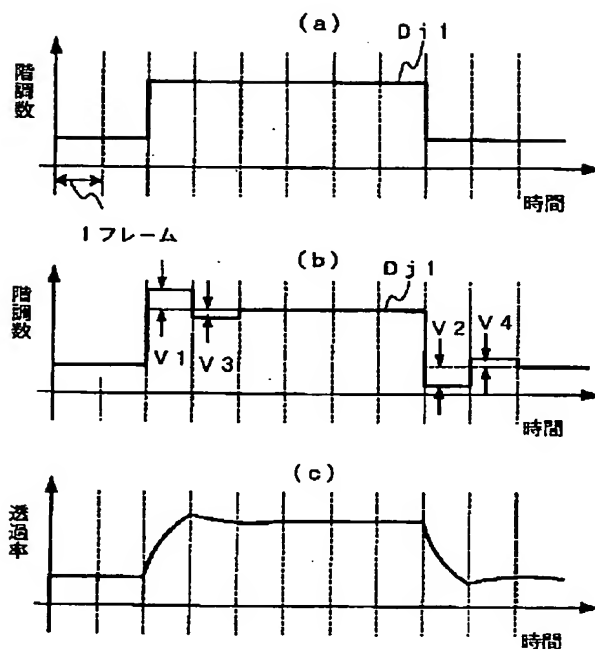
【図64】



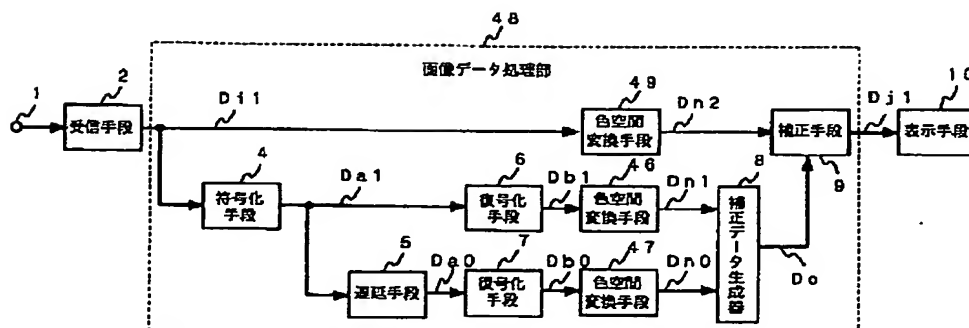
【図63】



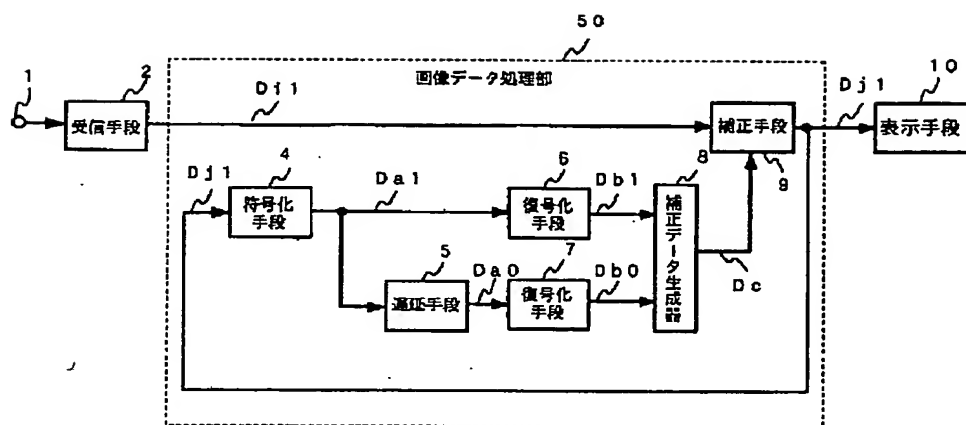
【図67】



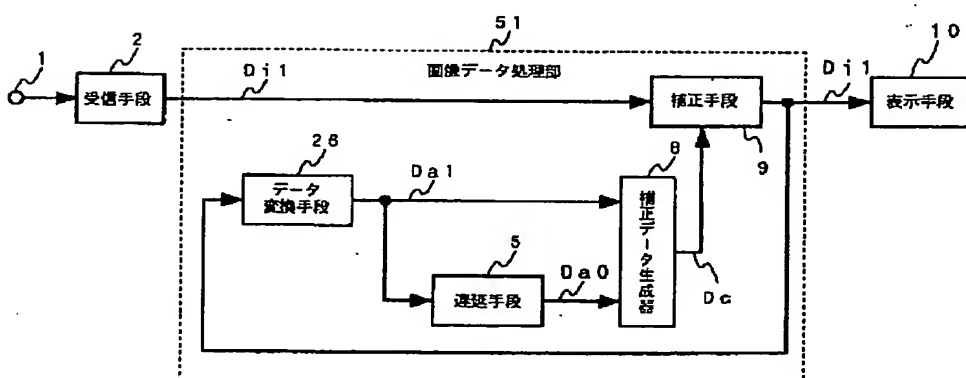
【図65】



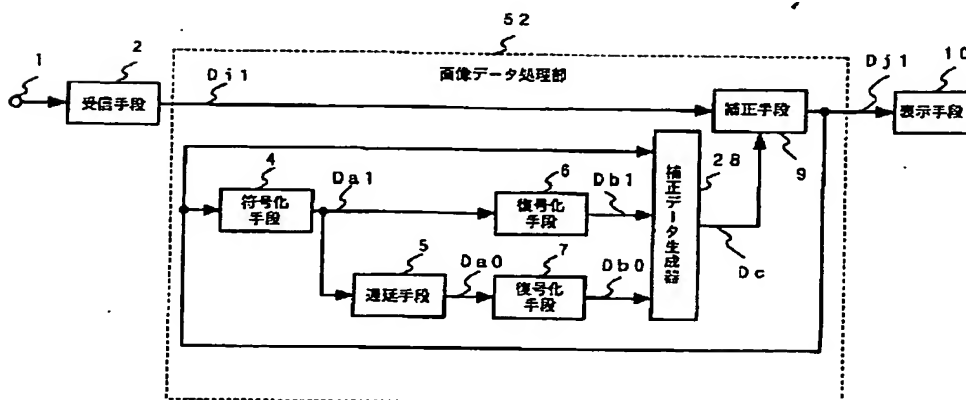
【図66】



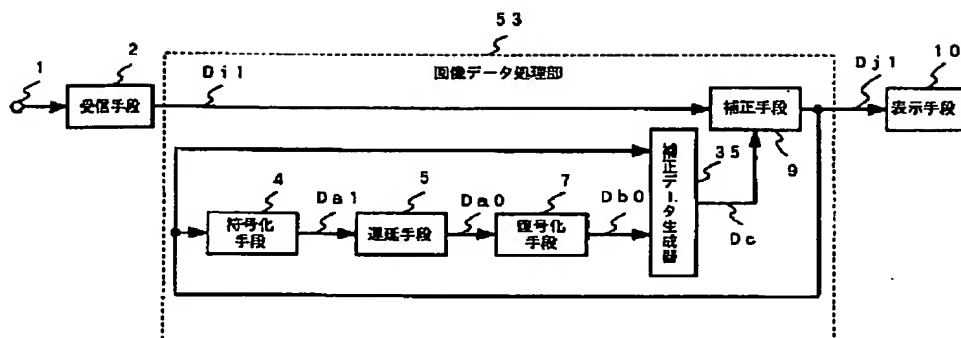
【図68】



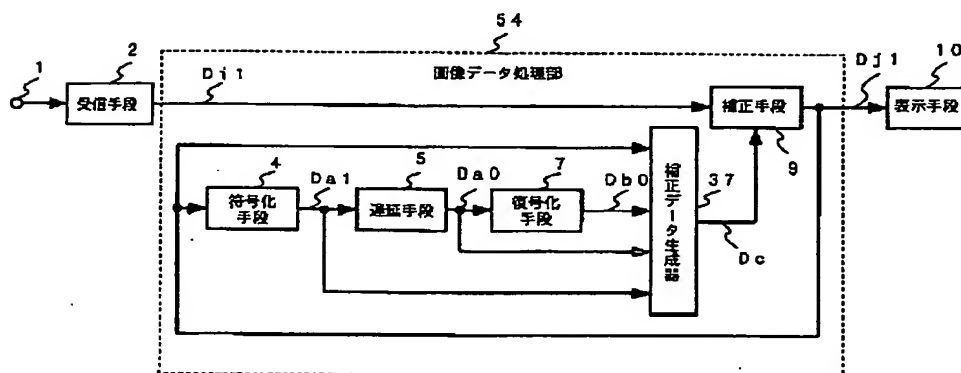
【図69】



【図70】



【図71】



【図73】

	A	B	C	D	E	F
a	7トリス 0		7トリス 1		7トリス 2	
b						
c	7トリス N		7トリス N+1		7トリス N+2	
d						
e	7トリス 2N+1		7トリス 2N+2		7トリス 2N+3	

【図74】

nフレーム				
	A	B	C	D
a	50	150	50	50
b	50	150	50	50
c	50	150	50	50
d	50	150	50	50

(d)

n+1フレーム				
	A	B	C	D
a	50	150	50	50
b	50	150	50	50
c	50	150	50	50
d	50	150	50	50

(a)

	A	B	C	D
a	50	-	50	-
b	-	-	-	-
c	50	-	50	-
d	-	-	-	-

(b)

	A	B	C	D
a	50	50	50	50
b	50	50	50	50
c	50	50	50	50
d	50	50	50	50

(c)

フロントページの続き

(51) Int. Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 9 G 3/20	6 3 1	G 0 9 G 3/20	6 3 1 R
	6 4 1		6 3 1 V
			6 4 1 P
F ターム(参考) 2H093 NA16 NA53 NC13 NC16 NC24			
NC29 NC49 NC65 ND32 ND58			
ND60			
5C006 AF13 AF44 AF45 AF46 AF47			
AF53 BB11 BC16 BF02 BF07			
FA14 FA44			
5C080 AA10 BB05 DD08 DD22 EE29			
FF09 GG12 JJ02 JJ04 JJ05			
JJ07			